

Mémoire de Master

Présenté au :

Département : Génie Électrique

Domaine : Sciences et Technologies

Filière : Electronique

Spécialité : Electronique des systèmes embarqués

Réalisé par :

BOUZID CHAIMA

Thème

***Conception et Réalisation d'une Maquette
didactique pour l'Enseignement de la
Logique Combinatoire et Séquentielle***

Soutenu le : 25 /06/2025

Devant la commission composée de :

Mme. AGGOUN Ghania	M.A.A	Univ. Bouira	Président
Mr. HAROUN Smail	M.C.B	Univ. Bouira	Encadreur
Mr. SAOUD Bilal	Pr.	Univ. Bouira	Examineur

Année universitaire : 2024/2025

Remerciements

Je remercie Dieu, le Tout-Puissant, de m'avoir accordé la force, la patience et la persévérance nécessaires pour mener à bien ce travail.

*J'exprime ma profonde reconnaissance à **Monsieur HAROUN Smail**, mon encadreur, pour son accompagnement attentif, ses conseils pertinents et sa disponibilité tout au long de ce projet. Son encadrement a été d'un grand soutien dans la réalisation de ce mémoire.*

Je remercie également les membres du jury pour avoir accepté d'évaluer ce travail et pour l'attention qu'ils lui ont portée.

*Ma gratitude s'adresse également à l'ensemble des enseignants et membres du **Département de Génie Électrique** de l'Université **AKLI MOHEMED OULHADJ**, pour la qualité de l'enseignement dispensé et le cadre d'apprentissage qu'ils ont su offrir.*

Remerciements

À ma maman,

*Celle dont l'absence résonne chaque jour,
Et dont l'amour continue de vivre en silence dans mon cœur.*

Tu es partie bien trop tôt,

Mais tout en moi parle encore de toi :

Chaque réussite, chaque combat, chaque prière...

Ce mémoire, c'est aussi le tien.

Tu m'as appris la force, la patience, la bonté.

Tu m'as élevée avec tendresse et dignité.

Et aujourd'hui, c'est ton souvenir qui me soutient.

Qu'Allah t'enveloppe de Sa miséricorde,

Qu'Il apaise ton repos,

Et qu'Il m'accorde un jour la joie de te retrouver,

Là où il n'y a plus ni douleur ni séparation.

رحمك الله يا أمي

*Je remercie chaleureusement **mon père** pour sa présence rassurante, son soutien inébranlable et sa confiance en moi, même dans les moments les plus difficiles.*

À mon frère et à ma sœur,

pour leur affection sincère, leur compréhension profonde, et leur présence réconfortante dans les instants les plus silencieux.

Votre amour fraternel a été une ancre dans ce voyage. Merci d'avoir cru en moi même quand je doutais.

*À mes chères amies **Intithel** et **Intissar**, pour leur bienveillance et écoute et*

À toutes celles et ceux qui, de près ou de loin, m'ont soutenue et encouragée,

Table de matière :

Remerciement

Résumé

Liste des figures

Liste des tableaux

Liste des abréviations

Introduction Générale

Chapitre 01 : État de l'Art et Cadre Théorique

1	Introduction.....	4
2	Notions fondamentales en logique combinatoire et séquentielle	4
2.1	Circuits logiques combinatoires	4
2.2	Les portes logiques de base.....	4
2.3	Autres circuits combinatoires.....	7
2.4	Applications pratiques des circuits combinatoires dans les systèmes numériques.....	8
3	Les circuits logiques séquentiels	8
3.1	Définition des circuits logiques séquentiels	8
3.2	Classification des principaux types de circuits séquentiels	8
3.2.1	Les bascules (flip-flops)	8
3.2.2	Les différents types de bascules (RS, D, JK, T).....	9
3.2.3	Autres types de circuits séquentiels.....	10
4	Approches historiques et évolution des outils didactiques.....	11
4.1	Période initiale – Approche théorique de l’enseignement	11
4.2	Premiers kits didactiques et limitations.....	12
4.3	Apparition des simulateurs logiciels et impacts pédagogiques.....	12
4.4	Les maquettes modernes à base de microcontrôleur.....	12
5	Technologies et outils actuels	13
6	État de l’art sur les maquettes pédagogiques.....	15
6.1	Évolution historique et approches technologiques	15
7	Études et projets similaires	15
7.1	MCM8/EV – Elettronica Veneta	15
7.2	Maquette Simulateur Logique – Tunisie Didact.....	16
7.3	Digital Circuit Trainer 16 Bit (MI-D01A).....	17
7.4	The MI-D11 Shift Register Trainer	17
8	Analyse critique de l’état de l’art	18
8.1	Accessibilité financière et technique	18
8.2	Complexité logicielle et barrières d'entrée	18
8.3	Faible modularité des maquettes physiques	19
8.4	Problèmes d’intégration pédagogique	19

Table de matières

9	Conclusion	19
1	Introduction.....	21
Chapitre2 :		
Conception et simulation de la maquette pédagogique		
2	Identification des objectifs d'apprentissage :.....	21
3	Conception du Schéma de la Maquette Pédagogiques	22
3.1	Architecture Fonctionnelle.....	22
3.2	Organisation des modules :	22
3.2.1	Modules d'entrée :	22
3.2.2	Modules de traitement :	23
a.	Les portes logiques :	23
c.	Une unité Arithmétique et Logique (UAL).....	23
3.2.3	Modules de sortie :	23
3.3	Technologies d'implantation des composants :	23
3.3.1	THT vs SMD :	24
a.	Les composants à montage traversant (THT)	24
3.3.2	Familles de circuits numériques intégrés :	25
4	-Choix, dimensionnement et description des composants.....	26
4.1	Le logiciel PROTEUS	26
4.2	Choix des Composants	27
4.2.1	Choix des Composants d'Entrée.....	28
4.2.2	Circuit d'entrée logique avec antirebond par la bascule D	30
4.3	Générateur d'impulsions (NE555 + LM393)	31
4-1-1	Validation du générateur d'impulsion sur PROTEUS	32
4.3.2	Visualisation de la Sortie.....	34
4.3.3	Choix des Composants de Sortie.....	34
4.4	Choix des Blocs de Traitement Logique	38
4.4.1	Les portes Logiques.....	38
4.4.2	Les bascules.....	41
4.5	L'unité arithmétique et logique (UAL).....	43
4.5.1	Validation de circuits de UAL sur PROTEUS	44
4.6	L'alimentation Electrique de la maquette	44
4.6.1	Validation des circuits d'alimentation sur PROTEUS	45
5	Conclusion	47
CHAPITRE 3 :		
Développement du PCB et réalisation de la maquette pédagogique		
1	Introduction.....	49

Table de matières

1.1	Conception du schéma électronique et des modules fonctionnels	49
2	Schéma électronique global	49
2.1	Le logiciel KICAD	49
a.	Le Schéma électronique avec KICAD :	50
2	Conception du PCB à double face	50
3	Disposition et routage des composants	53
3.1	Définition du routage	53
3.2	Placement et stratégie de routage	53
3.2.1	Placement des composants	53
3.2.2	Normes de routage existantes	54
3.2.3	Normes appliquées dans notre conception	54
3.2.4	Normes de routage adoptées (selon JLCPCB)	55
4	Les étapes générales du routage	56
4.1	Définition des règles de conception	56
4.2	Identification des signaux critiques	56
4.2.1	Application d'une stratégie de routage logique	56
4.2.2	Respect des règles d'angle de routage	56
4.2.3	La mise en place des plans de masse et d'alimentation	56
4.2.4	Vérification de la qualité du routage	56
4.2.5	Validation du PCB après le routage :	57
5	Fabrication du PCB :	58
5.1	Présentation de JLCPCB :	58
5.2	Étapes de conception et préparation	59
5.2.1	Conception du schéma électronique	59
5.2.2	Routage et placement des composants	59
5.2.3	Génération des fichiers de fabrication	59
5.3	Fabrication du PCB	59
5.3.1	Les étapes de passer la commande pour la fabrication du PCB :	59
5.3.2	Paiement, fabrication et expédition	61
6	Programmation de l'UAL :	61
6.1	Environnement de développement (STM32CubeIDE):	62
6.2	Programmation du microcontrôleur :	63
6.2.1	Organisation logique du programme :	63
6.2.2	Programmation à l'aide de l'interface USB et des outils de débogage	64
7	Conclusion	65
Chapitre 4 : Manipulations Pratiques et Validation de la Maquette		
1	Introduction	67

Table de matières

2 Manipulation 1 : Réalisation de Circuits Logiques Combinatoires	67
2.1 Portes logiques (AND, OR, NOT, XOR, NAND)	67
2.1.1 Objectif de la manipulation	67
2.1.2 Description du circuit expérimental	67
2.1.3 Procédure expérimentale	68
2.1.4 Résultats attendus	68
3 Manipulation 2 : Réalisation de Circuits Séquentiels	69
3.1 Les bascules :	69
3.1.1 Objectif	69
3.1.2 Méthodologie	69
3.1.3 Résultats attendus	69
3.2 Compteur binaire :	70
3.2.1 Objectif	70
3.2.2 Implémentation	70
3.2.3 Résultats attendus	71
3.3 Registre à décalage :	72
3.3.1 Objectif	72
3.3.2 Méthodologie	72
3.3.3 Résultats attendus	73
4 Conclusion	74
Conclusion Générale	76
Références Bibliographiques	79

Liste des figures :

Figure 1.1 : Structure d'un circuits logiques combinatoires.....	4
Figure 1.2 : Schéma D'un Circuit Séquentiel.....	8
Figure 1.3: Schéma D'une Bascule De Type Asynchrone.....	9
Figure 1.4 : Schéma D'une Bascule De Type Synchrone	9
Figure 1.5 : Microcontrôleur.....	13
Figure 1.6 : Maquette Mcm8/Ev – Elettronica Veneta.....	16
Figure 1.7 : Maquette Digilab.....	16
Figure 1.8 : Digital Circuit Trainer 16 Bit (Mi-D01a).....	17
Figure 1.9 : The Mi-D11 Shift Register Trainer.....	18
Figure 2.1 : Schéma Fonctionnel De De La Maquette Pédagogique.....	22
Figure 2.2 : Composant THT.....	24
Figure 2.3 : Composant SMD	25
Figure 2.4 : Circuit Input NAND Gate En TTL	25
Figure 2.5 : Circuit Logique CMOS	26
Figure 2.6 : L'écran Isis De Proteus	27
Figure 2.7 : Circuit D'entrée Logique Avec Antirebond Par Trigger De Schmitt	29
Figure 2.8 : Résultats De Fonctionnement Du Circuit D'entrée Logique	30
Figure 2.9 : Circuit D'entrée Logique Avec Antirebond A Base Du Bascule D	30
Figure 2.10 : Les Résultats DE La Visualisation Sur L'oscilloscope Sur Proteus	31
Figure 2.11 : Circuit du générateur d'impulsion sur PROTEUS.....	32
Figure 2.12: Visualisation De La Sortie De Ne555 Sur Proteus	34
Figure 2.13 : : LED Rouge.....	35
Figure 2.14 : Circuit Afficheur Numérique Bcd Vers 7 Segments Sur Proteus	36
Figure 2.15 : Circuit Du Buzzer Sur Proteus	37
Figure 2.16: : Résultat De La Simulation De La Porte And Dans Proteus.....	39
Figure 2.17: Résultat De La Simulation De La Porte Or Dans Proteus	40
Figure 2.18 : Résultat De La Simulation De La Porte Not Dans Proteus	40
Figure 2.19 : Résultat De Simulation De La Bascule JK Sur Proteus.....	41
Figure 2.20: Résultats De La Simulation De La Bascule D Sur Proteus.....	42
Figure 2.21 : Résultats De La Simulation De La Bascule RS Sue Proteus	42
Figure 2.22 : STM32F103RCT6	43
Figure 2.23 : Validation De Circuits De UAL Sur Proteus	44
Figure 2.24 : Schéma Du Circuit D'alimentation	45
Figure 3.1 : Le Schéma Electronique De Notre Maquette Sur KiCad.....	50
Figure 3.2: La Face Supérieure Du modèle 3d Conçu Sur KiCad	55
Figure 3.3 : La Face Inferieure Du Modele 3d Conçu Sur Kicad.....	57
Figure 3.4 : Les Vias Sur KiCad.....	58
Figure 3.5 : Routage D'une Partie Dans Notre PCB	59
Figure 3.6 : Résultat Apres Le Routage.....	60
Figure 3.7 : Le modèle 3d De Notre Maquette.....	60
Figure 3.8 : La Fenêtre Du Site : WWW.JLCPCB.COM	61
Figure 3.9 : Téléversement Du Fichier Zip Sur JLCPCB.....	62
Figure 3.10 : Fenêtre Sur Le Site JLCPCB Pour Ajouter Les Fichier.....	64
Figure 3.11 : Photo 3d Cree Par JLCPCB	65
Figure 3.12 : Configuration Des Pins Sur Stm32cube IDE.....	67
Figure 3.13 : Organigramme Du Déroulement Du Programme	68
Figure 3.14 : Le St-Link V2	69
Figure 3.15 : Exemple De Câblage Pour Stm32 Black Pill / Blue Pill.....	70

Liste des figures

Figure 4.1 : Exemple Du Schéma logique à réaliser pour les Circuits Logiques Combinatoires	71
Figure 4.2 : Câblage Des Circuit Combinatoire	71
Figure 4.3 : Exemple Du Schéma logique à réaliser pour les Circuits Logiques séquentiels	72
Figure 4.4 : Câblage Des Circuits Séquentiel.....	72
Figure 4.5 : Circuit D'un Compteur Binaire	72
Figure 4.6 : Câblage Pour Réaliser Un Compteur Binaire De 8 bits.....	73
Figure 4.7 : Circuit D'un Registre A Décalage	74
Figure 4.8 : Câblage Pour Réaliser Un Registre A Décalage.....	75

Liste des tableaux :

Tableau 1.1: les portes logiques	5
Tableau 1.2: les circuits Combinatoires	7
Tableau 1.3 : les différents types de bascules	10
Tableau 1.4 : les circuits séquentiels	11
Tableau 1.5 : Différents Type de Microcontrôleur	14
Tableau 1 6 : Différents logiciel de simulation	14
Tableau 2.1: Les Composants D'entrée Utilisée	28
Tableau 2.2: Les Composants Utilisées	29
Tableau 2.3 : les éléments de base du générateur d'impulsion	31
Tableau 2.4 : Les Eléments De Base Du Générateur D'impulsion	32
Tableau 2.5: Les Composants Principaux De Sortie	35
Tableau 2.6: les portes logiques utilisent dans notre projet	38
Tableau 2.7: Tableau Du Bascules Utilisés	41
Tableau 2.8: Le composants De Base De Circuit D'alimentation	45
Tableau 3.1 : Normes De Routage Adoptées Selon JLCPCB	55

Liste des symboles et Abréviations

Abréviation / Symbole	Signification
ADC	Analog-to-Digital Converter – Convertisseur analogique/numérique
ARES	Advanced Routing and Editing Software – Éditeur PCB de Proteus
BCD	Binary-Coded Decimal – Décimal codé en binaire
C / C++	Langages de programmation C et C++
CAO	Conception Assistée par Ordinateur
CLK	Clock – Signal d’horloge
CMOS	Complementary Metal-Oxide Semiconductor
CPU	Central Processing Unit – Processeur central
DAC	Digital-to-Analog Converter – Convertisseur numérique/analogique
DEMUX	Démultiplexeur
FSM	Finite State Machine – Machine à états finis
GPIO	General Purpose Input/Output – Entrée/Sortie à usage général
GND	Ground – Masse électrique
I/O	Input/Output – Entrée / Sortie
ISIS	Intelligent Schematic Input System – Éditeur de schéma de Proteus
LED / LEDs	Light Emitting Diode(s) – Diode(s) électroluminescente(s)
MUX	Multiplexeur
PAx, PBx, PCx	Broches des ports A, B et C du STM32
PCB	Printed Circuit Board – Carte à circuit imprimé
PIC	Peripheral Interface Controller – Famille de microcontrôleurs
PWM	Pulse Width Modulation – Modulation de largeur d’impulsion
RS, JK, D, T	Types de bascules (Flip-Flops)
SCL	Serial Clock Line – Ligne de synchronisation série (I ² C)
SDA	Serial Data Line – Ligne de données série (I ² C)
SMD	Surface-Mount Device – Composant monté en surface
STM32	Microcontrôleur ARM Cortex-M de STMicroelectronics
THT	Through-Hole Technology – Montage traversant
TTL	Transistor-Transistor Logic
UAL	Unité Arithmétique et Logique
Vcc	Voltage Common Collector – Tension d’alimentation positive

Résumé

Résumé :

Ce projet de fin d'étude se concentre sur la conception et la réalisation d'une maquette didactique interactive pour l'enseignement de la logique combinatoire et séquentielle. Ce projet permet aux étudiants de maîtriser les concepts fondamentaux de l'électronique numérique par des travaux pratiques et en observant en temps réel le comportement des circuits. Le projet couvre une large diversité de fonctionnalités, en passant d'abord par la conception de la logique combinatoire (portes logiques élémentaires) et la logique séquentielle (bascules). Une unité Arithmétique et Logique (UAL) configurable pour simuler diverses fonctions et une interface USB permet une mise à jour des algorithmes et un ajustement des configurations, garantissant la connectivité. Ensuite, la conception technique de la maquette se repose sur une carte de circuit imprimé (PCB) à double couche. Les composants CMS (Device à Montage en Surface) sont installés sur la couche inférieure de la maquette pour une disposition compacte, tandis que les composants THT sont placés sur la couche supérieure pour faciliter l'interaction. Enfin, le processus de développement inclut la conception détaillée du schéma électronique, la simulation du circuit

Afin de confirmer son fonctionnement, on vérifie le positionnement des composants sur le PCB, définition des pistes, via, plan de masse, etc. pour le routage, tout en respectant les règles de conception (DRC), et en dernier lieu la réalisation, l'assemblage ainsi qu'une série de tests fonctionnels pour assurer la fiabilité de la maquette.

Mots-clés

Électronique numérique – Maquette didactique – Logique combinatoire – Logique séquentielle – Circuit Imprimé – Microcontrôleur STM32.

Abstract

This final year project focuses on the design and realization of an interactive didactic model for teaching combinatorial and sequential logic. This project allows students to master the fundamental concepts of digital electronics through practical work and by observing the behavior of circuits in real time. The project covers a wide variety of functionalities, starting with the design of combinatorial logic (elementary logic gates, multiplexers, decoders, etc.) and sequential logic (flip-flops, counters, shift registers. A configurable Arithmetic and Logic (ALU) unit to simulate various functions and a USB interface allows for algorithm updating and configuration adjustment, ensuring connectivity. Then, the technical design of the model is based on a double layer printed circuit board (PCB). The CMS (Surface Mount Device) components are installed on the lower layer of the mock-up for a compact layout, while the THT components are placed on the upper layer to facilitate interaction. Finally, the development process includes the detailed design of the electronic schematic, simulation of the circuit to confirm its operation, routing of connections to improve electrical performance, and ultimately production, the assembly as well as a series of functional tests to ensure the reliability of the model

Keywords:

Digital electronics – Educational model – Combinational logic – Sequential logic – Printed circuit board – STM32 microcontroller –

Introduction Générale

Introduction Générale

Dans un contexte où les technologies numériques sont omniprésentes, la maîtrise des systèmes logiques combinatoires et séquentiels est essentielle pour les étudiants en électronique et systèmes embarqués. En effet, la majorité des systèmes modernes, tels que les microprocesseurs, mémoires et automates programmables, reposent sur l'électronique numérique. Cependant, l'enseignement de cette discipline reste majoritairement théorique, ce qui limite l'acquisition de compétences pratiques et la compréhension des concepts fondamentaux.

La problématique se pose ainsi : comment concevoir un outil pédagogique adapté permettant aux étudiants de réaliser des travaux pratiques en électronique numérique dans un cadre universitaire ? Le système d'enseignement actuel, basé principalement sur des cours magistraux et des exercices écrits, ne répond plus aux besoins d'un apprentissage actif et interactif. Les étudiants nécessitent une méthode qui leur offre la possibilité de manipuler directement des circuits logiques, d'analyser leur fonctionnement et de corriger des erreurs en temps réel.

Pour répondre à cette problématique, nous proposons la conception et la réalisation d'une maquette didactique destinée aux travaux pratiques universitaires en logique combinatoire et séquentielle. Cette maquette se veut simple, évolutive et accessible. Elle permettra aux étudiants de simuler, manipuler et valider des circuits logiques réels, tout en observant leur comportement de manière interactive.

Ce projet s'inscrit dans une démarche pédagogique innovante, visant à améliorer la qualité de l'enseignement en électronique numérique par l'utilisation de supports interactifs adaptés aux contraintes techniques et matérielles des établissements universitaires.

Notre travail est structuré en quatre chapitres principaux :

Chapitre I : Présentation générale des concepts de logique combinatoire et séquentielle, ainsi

Que des approches pédagogiques modernes dans l'enseignement de l'électronique.

Introduction Générale

Chapitre II : Description détaillée de la méthodologie adoptée pour la conception de la maquette, incluant le choix des composants, l'architecture matérielle, et le schéma fonctionnel.

Chapitre III : Mise en œuvre de la maquette : réalisation du PCB, programmation du microcontrôleur et validation expérimentale à travers divers cas d'usage.

Chapitre IV : Manipulations pratiques et validation des différentes fonctions de la maquette.

En conclusion, une discussion des résultats obtenus sera présentée, suivie de propositions de pistes d'amélioration et de perspectives pour les travaux futurs, notamment en matière d'extension fonctionnelle ou d'intégration dans des plateformes pédagogiques plus larges.

CHAPITRE 1 : État de l'Art et Cadre Théorique

1 Introduction

La conception d'une maquette pédagogique pour l'enseignement de la logique combinatoire et séquentielle repose sur une base théorique solide et structurée. La première partie du développement s'attache à expliquer les notions fondamentales liées aux circuits logiques, en distinguant les éléments combinatoires et les éléments séquentiels, indispensables à la compréhension des systèmes numériques.

Ensuite, l'accent est mis sur les outils technologiques utilisés pour la mise en œuvre des maquettes, en tenant compte à la fois de l'évolution historique des dispositifs pédagogiques et des technologies actuelles, telles que les microcontrôleurs et les environnements de simulation. Enfin, une réflexion didactique est menée sur l'efficacité de ces supports dans l'apprentissage, en s'appuyant sur des exemples concrets et des retours d'expérience pour identifier les apports pédagogiques.

2 Notions fondamentales en logique combinatoire et séquentielle

2.1 Circuits logiques combinatoires

Les circuits logiques combinatoires se concentrent sur les fonctions dont le résultat ne dépend que des états logiques d'entrée, ce qui se traduit par une variation des états de sortie et non pas de ses états précédents : pour chaque combinaison des variables d'entrée, il y a toujours une unique combinaison des résultats sortants [2] .

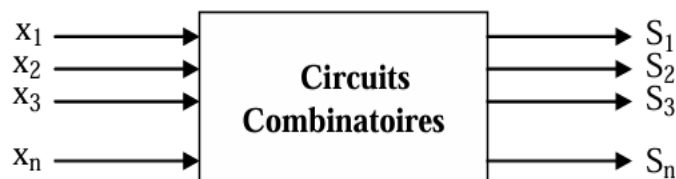


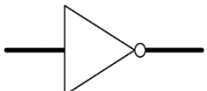
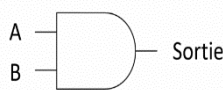
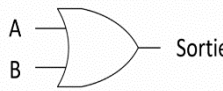
Figure 1.1 : Structure d'un circuits logiques combinatoires.

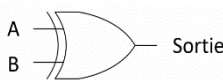
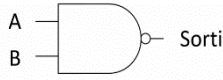
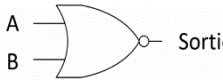

2.2 Les portes logiques de base

Les portes logiques sont des circuits électroniques combinatoires qui réalisent les fonctions fondamentales de l'algèbre booléenne, comme le ET, le OU et le NON. Ces structures rendent possible la réalisation d'opérations logiques au moyen d'états binaires : 1 (haut) et 0 (bas). Ces éléments se manifestent sous forme de niveaux de tension dans

un circuit [2]. Ils existent plusieurs portes logiques, nous allons définir pour chaque opérateur sa table de vérité ainsi que sa porte logique correspondante dans ce qui suit :

Tableau 1.1: les portes logiques [2]

Porte logique	Définition	Table de vérité	Symbole															
Porte Inverseur (NOT¬)	<p>L'inverseur effectue l'opération dénommée inversion ou complémentation.</p> <p>L'inverseur modifie un niveau logique en son opposé.</p> <p>En termes de bits, il transforme un 1 en 0 et un 0 en 1.</p> <p>Forme booléenne :</p> <p>$Q = \neg A$ ou $Q = \bar{A}$ [2]</p>	<table><tr><th>A(entré e)</th><th>Q =(sortie)</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	A(entré e)	Q =(sortie)	0	1	1	0										
A(entré e)	Q =(sortie)																	
0	1																	
1	0																	
Porte ET (AND)	<p>La porte logique AND fait partie des portes fondamentales qui peuvent être combinées pour réaliser n'importe quelle fonction logique[2].</p> <p>Forme booléenne : $Q = A \cdot B$</p>	<table><tr><th>A</th><th>B</th><th>Sortie</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	Sortie	0	0	0	0	1	0	1	0	0	1	1	1	
A	B	Sortie																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
Porte OR (OU)	<p>La porte OR fait une somme logique. Elle donne une sortie à 1 dès que l'une des entrées est à 1. Elle est utilisée dans les situations dans lesquelles il n'est pas obligatoire qu'une condition soit vraie mais cela suffit pour prendre des actions.</p> <p>Forme booléenne : $Q = A + B$ [2]</p>	<table><tr><th>A</th><th>B</th><th>Sortie</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	Sortie	0	0	0	0	1	1	1	0	1	1	1	1	
A	B	Sortie																
0	0	0																
0	1	1																
1	0	1																
1	1	1																

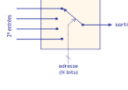
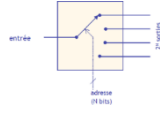
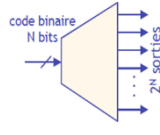
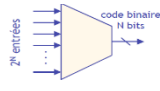

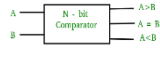
Porte XOR (OU exclusif)	<p>La porte XOR (OU exclusif) donne une sortie à 1 seulement lorsque seule l'une des deux entrées est à 1.</p> <p>Si les deux entrées sont identiques, la sortie est 0.</p> <p>Elle est une condition « différence ».</p> <p>Forme booléenne : $Q = A \oplus B$ [2]</p>	<table><tr><th>A</th><th>B</th><th>Sortie</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	Sortie	0	0	0	0	1	1	1	0	1	1	1	0	
A	B	Sortie																
0	0	0																
0	1	1																
1	0	1																
1	1	0																
Porte NAND (NON-ET)	<p>La porte NON-ET produit un 0 à sa sortie lorsque toutes ses entrées sont des 1.</p> <p>Lorsqu'une de ses entrées est un 0, la sortie est un 1.</p> <p>Forme booléenne : $Q = \neg (A \cdot B)$ [2]</p>	<table><tr><th>A</th><th>B</th><th>Sortie</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	Sortie	0	0	1	0	1	1	1	0	1	1	1	0	
A	B	Sortie																
0	0	1																
0	1	1																
1	0	1																
1	1	0																
Porte NOR (NON-OU)	<p>La porte NON-OU produit un 1 à l'entrée si toutes ses entrées sont 0. Si elle a une entrée avec un 1, la sortie est un 0.</p> <p>Forme booléenne : $Q = \neg (A + B)$ [2]</p>	<table><tr><th>A</th><th>B</th><th>Sortie</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	Sortie	0	0	1	0	1	0	1	0	0	1	1	0	
A	B	Sortie																
0	0	1																
0	1	0																
1	0	0																
1	1	0																
Porte XNOR (NON-OU Exclusif)	<p>La porte NON-OU exclusive génère un 1 en sortie si toutes ses entrées sont identiques.</p> <p>Veuillez noter qu'un NON-OU exclusif avec 3 entrées ou plus se comportera différemment d'un NON-OU exclusif avec 2 entrées.</p> <p>Forme booléenne : $Q = \neg (A \oplus B)$ [2]</p>	<table><tr><th>A</th><th>B</th><th>Sortie</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	Sortie	0	0	1	0	1	0	1	0	0	1	1	1	
A	B	Sortie																
0	0	1																
0	1	0																
1	0	0																
1	1	1																

2.3 Autres circuits combinatoires

Les circuits combinatoires ont un nombre défini d'entrées et de sorties. Les sorties sont connectées aux entrées à travers des fonctions logiques. À la différence des circuits logiques séquentiels, le facteur temps n'est pas pris en compte [2, p].

Le tableau ci-dessous résume les définitions des autres circuits combinatoires, leurs symbole et utilisations :

Tableau 1.2: les circuits Combinatoires [2]

Circuit Combinatoire	Définition	Symbole Logique	Remarque
Multiplexeur (MUX)	Sélectionne une entrée parmi plusieurs, en fonction des bits de sélection. [2]		Peut être utilisé pour implémenter n'importe quelle fonction logique.
Démultiplexeur (DEMUX)	Redirige une seule entrée vers l'une des nombreuses sorties selon une sélection. [2]		Très utile pour la distribution sélective de données.
Décodeur	Convertit un code binaire en une sortie active unique. [2]		Souvent utilisé pour activer des composants spécifiques.
Codeur	Produit un code binaire à partir d'une seule entrée active parmi plusieurs. [2]		Version simple : 'codeur prioritaire' si plusieurs entrées peuvent être actives.
Additionneur/Soustracteur	Réalise des opérations arithmétiques binaires (somme ou différence). [2]		Peut être combiné en additionneur en cascade pour n bits.
Comparateur	Compare deux entrées binaires et détermine la relation (égal, supérieur, inférieur). [2]		Peut être étendu pour des comparaisons multi-bits.

2.4 Applications pratiques des circuits combinatoires dans les systèmes numériques

- Transmettre un signal à un dispositif spécifique.
- Action ciblée (par exemple : activer une LED spécifique).
- Transformation de données en série vers un format parallèle.
- Systèmes de distribution d'instructions dans les microcontrôleurs.
- Élargissement des broches dans les microprocesseurs.

3 Les circuits logiques séquentiels

3.1 Définition des circuits logiques séquentiels

Un circuit séquentiel est un circuit électronique, dans lesquels la sortie ne dépend pas uniquement des bits d'entrée actuels, mais aussi d'états précédents c'est-à-dire qu'ils possèdent une mémoire [2].

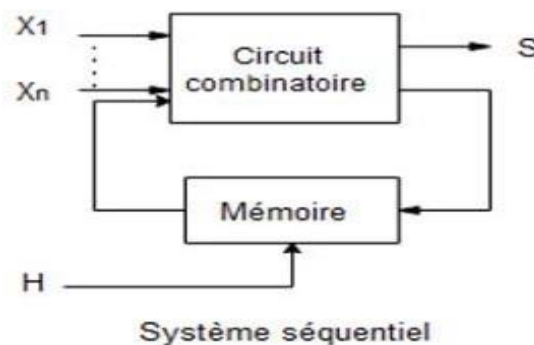


Figure 1.2 : Schéma D'un Circuit Séquentiel

3.2 Classification des principaux types de circuits séquentiels

3.2.1 Les bascules (flip-flops)

Les bascules sont les éléments de base de la logique séquentielle. Ils sont des circuits séquentiels bistable capable de mémoriser un bit (0 ou 1). Elle change d'état en fonction de ses entrées et du signal d'horloge. Elles peuvent être du type asynchrone ou synchrone [2]

La bascule de type asynchrone : quand la sortie change d'état uniquement en fonction des variables d'entrée.

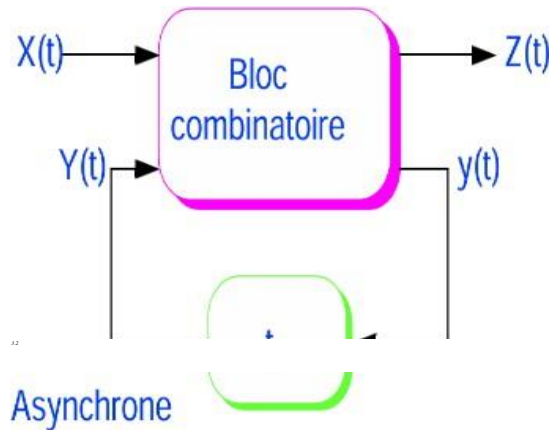


Figure 1.3: Schéma D'une Bascule De Type Asynchrone

La bascule type synchrone : Quand sa sortie change d'un état à l'autre après avoir reçu l'autorisation d'un signal de synchronisation, nommée horloge (ou **clock**).

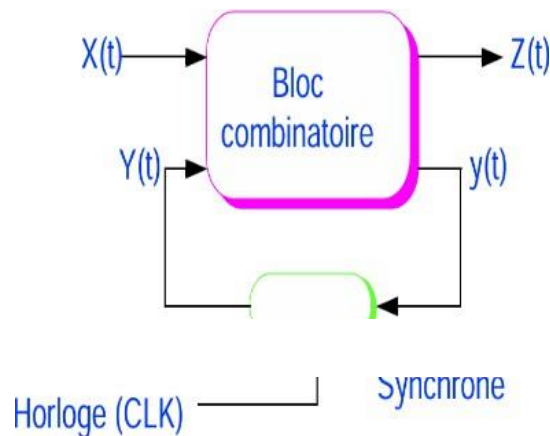
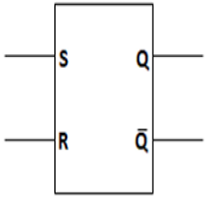
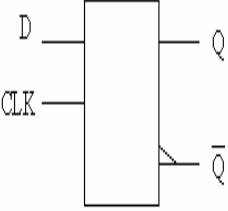
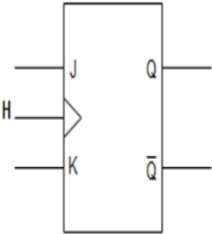
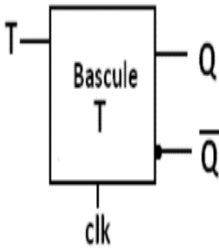


Figure 1.4 : Schéma D'une Bascule De Type Synchrone

3.2.2 Les différents types de bascules (RS, D, JK, T)

Le tableau ci-dessous résume les différents types des bascules existantes :

Tableau 1.3 : les différents types de bascules [2]

Bascule	Définition	Symbole Logique	Remarque
Bascule RS	Stocke un bit selon les entrées Set (S) et Reset (R). [2]		État indéfini si $S=1$ et $R=1$ simultanément (pour la version non cadencée).
Bascule D	Transfère l'entrée D vers la sortie Q à chaque front d'horloge. [2]		Très utilisée pour la synchronisation et le stockage simple de bits.
Bascule JK	Amélioration de la RS : évite l'état indéfini. Peut commuter, se mettre à 1, à 0 ou ne pas changer. [2]		Quand $J=K=1$, elle bascule à chaque front d'horloge (fonction toggle).
Bascule T	Change d'état (toggle) à chaque impulsion d'horloge si $T=1$. [2]		Utilisée dans les compteurs binaires pour alterner l'état.

3.2.3 Autres types de circuits séquentiels

On peut distinguer autres types des circuit séquentiels. Le tableau ci-dessous donne quelque différent type de circuits séquentiels, leur description fonctionnelle ainsi que leurs champs d'application courants :

Tableau 1.4 : les circuits séquentiels [2]

Type de Circuit Séquentiel	Description	Utilisation / Remarques
Registres	Groupes de bascules utilisés pour stocker des mots binaires (plusieurs bits) [2].	Utilisés dans les Microprocesseurs pour stocker temporairement des données.
Compteurs	Circuits qui incrémentent ou décrémentent une valeur binaire à chaque impulsion d'horloge [2].	Utilisés pour le séquençage, la temporisation, et le comptage d'événements.
Mémoires (RAM, ROM)	Circuits capables de stocker de grandes quantités d'informations, basés sur des cellules de mémoire séquentielles [2].	RAM : mémoire volatile. ROM : mémoire non volatile.

En résumé, la logique combinatoire traite l'information de manière instantanée, sans mémoire, tandis que la logique séquentielle intègre la notion de temps en tenant compte des états précédents grâce à des éléments mémorisant. Ces deux approches sont complémentaires et indispensables à la conception des systèmes numériques.

4 Approches historiques et évolution des outils didactiques

Une maquette pédagogique est un modèle organisé qui a pour but de préciser les objectifs d'apprentissage, le programme des cours, les techniques d'enseignement et les évaluations indispensables pour préparer les étudiants aux compétences fondamentales du marketing numérique. Elle couvre une gamme diversifiée de sujets afin de préparer au mieux les étudiants aux exigences du marché. [3].

4.1 Période initiale – Approche théorique de l'enseignement

Au début, l'enseignement des circuits logiques numériques était basé beaucoup plus sur les méthodes théoriques. Les étudiants ont été formés à l'aide de diagrammes logiques sur papier, d'équations booléennes et de tables de vérité. Bien qu'efficace pour établir les

fondements formels [4], cette approche présentait plusieurs contraintes pédagogiques notables:

- Difficulté de visualisation du comportement dynamique des circuits, en particulier pour les circuits séquentiels impliquant des états et des transitions temporelles.
- Manque d'interactivité, ce qui rend l'apprentissage passif et souvent peu engageant.
- Compréhension abstraite de notions fondamentales comme la mémoire, les horloges, ou les machines à états finis, difficilement appréhendables sans support visuel ou expérimental.

4.2 Premiers kits didactiques et limitations

Avant l'introduction des microcontrôleurs et des environnements de simulation, l'apprentissage de l'électronique numérique reposait essentiellement sur des maquettes didactiques câblées manuellement, conçues pour illustrer les principes fondamentaux de la logique combinatoire et séquentielle. Ces supports pédagogiques comprenaient des Interrupteurs, des LED, des portes logiques et des basculeurs (RS, JK, D), montés sur des breadboards (plaques d'essai), permettant des connexions sans soudure.

Cependant, ces maquettes présentaient certaines limitations structurelles. Le câblage, souvent complexe et sujet à erreurs, nécessitait une vigilance accrue, notamment pour éviter les courts-circuits ou les inversions de polarité. De plus, la moindre modification dans le circuit demandait une reconfiguration manuelle fastidieuse, ce qui réduisait la flexibilité des expérimentations.

4.3 Apparition des simulateurs logiciels et impacts pédagogiques

L'enseignement de l'électronique a été radicalement modifié grâce à l'intégration de simulateurs logiciels comme Multisim, Proteus, Logisim ou LTspice. Ces dispositifs facilitent la conception et la simulation de circuits électroniques sans avoir besoin d'une installation physique, fournissant ainsi une méthode virtuelle pour l'expérimentation.

L'usage du logiciel de simulation encourage l'engagement active des étudiants et facilite énormément la compréhension des principes théoriques, souvent compliquées à comprendre dans un cadre strictement théorique. [5]

4.4 Les maquettes modernes à base de microcontrôleur

L'usage de microcontrôleurs programmables tels que l'Arduino, le STM32 ou les PIC permet de concevoir des maquettes didactiques électroniques flexibles et évolutives [6]. Ces dispositifs remplacent les composants logiques classiques en implémentant les fonctions numériques via des algorithmes codés, exécutés en temps réel sur le microcontrôleur.

Cette méthode présente une grande souplesse, puisqu'un unique dispositif permet d'expérimenter différents circuits logiques en ajustant simplement le programme. Elle permet également l'incorporation de dispositifs comme des capteurs, des écrans ou des modules de communication (USB, Bluetooth, Wi-Fi), ce qui rend les maquettes interactives et connectées. Ces systèmes combinent les avantages du monde physique (signaux réels, composants matériels) et du monde numérique (programmation, évolutivité), ce qui en fait une solution idéale pour l'enseignement, le prototypage rapide et la recherche appliquée.

5 Technologies et outils actuels

Divers choix technologiques ont été effectués pour garantir une conception solide d'une maquette, adaptable et en adéquation avec les objectifs. Ces décisions portent essentiellement sur le microcontrôleur, les outils de simulation ainsi que la conception de circuits imprimés (PCB) [7].

D'abord, dans un système embarqué, le microcontrôleur constitue l'élément de base. Il autorise l'exécution d'instructions arithmétiques et logiques, le contrôle des entrées/sorties, ainsi que la connexion avec d'autres éléments. Le choix d'un microcontrôleur dépend de divers facteurs, y compris la simplicité de programmation, l'accessibilité des ressources, le prix et les spécifications techniques [8].

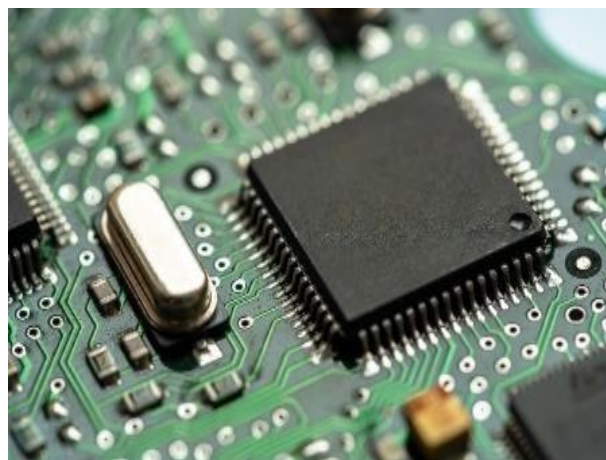


Figure 1.5 : Microcontrôleur [9]

Le tableau ci-dessous présente des exemples de choix de microcontrôleurs considérés et leurs avantages :

Tableau 1.5 : Différents Type de Microcontrôleur

Microcontrôleur	Définition	Avantages
ESP32	Microcontrôleur 32 bits développé par Espressif Systems , intégrant Wi-Fi et Bluetooth , idéal pour l'Internet des objets (IoT). [10]	Connectivité sans fil intégrée, double cœur performant, faible consommation, compatible Arduino et ESP-IDF
STM32	Famille de microcontrôleurs 32 bits de STMicroelectronics, fondée sur l'architecture ARM Cortex-M. [11]	Haute performance, faible consommation, nombreux périphériques intégrés, IDE avancé.
PIC	Microcontrôleur développé par Microchip, disponible en versions 8, 16 et 32 bits. [12]	Bonne documentation, robustesse, gamme étendue adaptée à différents niveaux de complexité.

Ensuite, les outils de simulation permettent de vérifier la validité du schéma logique ou électronique avant sa mise en œuvre réelle. Cela permet d'optimiser la conception et d'éviter des erreurs coûteuses au stade du prototypage. Exemples de choix des logiciels de simulation :

Tableau 1 6 : Différents logiciel de simulation

Logiciel	Utilité	Avantages
Proteus	Simulation combinée de circuits électroniques et de programmes embarqués. [12]	Simulation temps réel du code Arduino, visualisation complète, bibliothèque riche.
Logisim	Conception de circuits logiques numériques (portes, bascules, etc.). [13]	Interface intuitive, idéal pour tester les fonctions logiques de base.
LTspice	Simulation de circuits analogiques. [14]	Haute précision, simulation rapide, gratuit.
Multisim	Simulation mixte(analogique/numérique) , utilisé en électronique générale. [15]	Interface graphique avancée, base de composants variée.

6 État de l'art sur les maquettes pédagogiques

L'enseignement de la logique numérique, base de l'électronique et de l'informatique, a toujours reposé sur des outils pratiques pour illustrer les concepts théoriques. L'état de l'art des maquettes pédagogiques dans ce domaine reflète les avancées technologiques et les évolutions des approches pédagogiques.

6.1 Évolution historique et approches technologiques

Historiquement, les maquettes utilisaient principalement des circuits intégrés (CI) de logique discrète (portes logiques individuelles, bascules, compteurs simples). Elles permettaient une compréhension approfondie du câblage [16]. Après, avec l'avènement des composants programmables (CPLD et FPGA), Elles permettent d'implémenter des circuits logiques complexes décrits par des langages HDL comme VHDL ou Verilog. Et finalement, on a les plateformes basées sur des microcontrôleurs sont devenues très populaires pour l'enseignement de la logique numérique, souvent en hybridation avec l'analogique, numérique et l'embarqué [17].

7 Études et projets similaires

De nombreux dispositifs didactiques ont été développés dans différents contextes éducatifs afin de faciliter l'apprentissage de la logique combinatoire et séquentielle. Ces projets varient en fonction de leur approche technologique, du type de logique étudiée (combinatoire, séquentielle ou hybride), ainsi que du support matériel utilisé. Ce qui suit présente une sélection de quelques maquettes et kits disponibles sur le marché, en les décrivant selon leurs objectifs pédagogiques et leurs caractéristiques techniques.

7.1 MCM8/EV – Elettronica Veneta

Le projet MCM8/EV développé par *Elettronica Veneta* se concentre sur la logique combinatoire. Il permet la construction de circuits à partir de **blocs** modulaires physiques, ce qui favorise une approche intuitive de la logique numérique de base. L'objectif pédagogique est de permettre aux apprenants de manipuler concrètement les éléments logiques pour comprendre leur fonctionnement, sans recourir à la simulation logicielle. Ce système repose donc sur un support modulaire physique dédié [18].

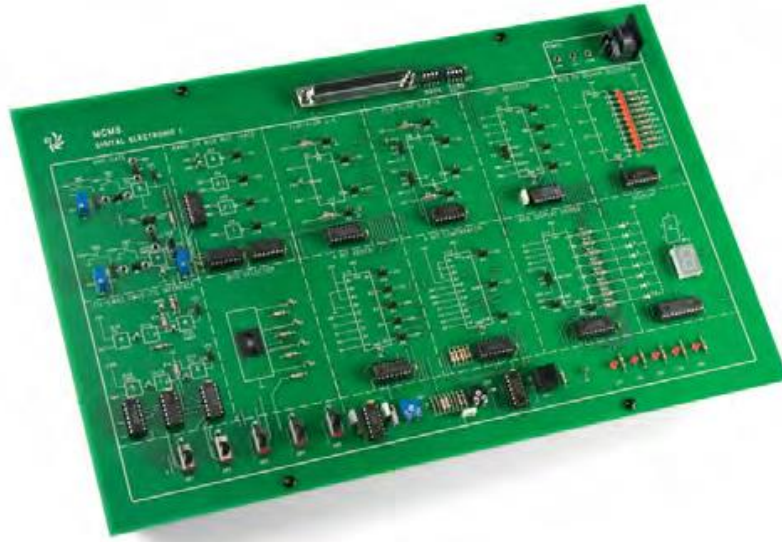


Figure 1.6 : Maquette Mcm8/Ev – Elettronica Veneta [18]

1

7.2 Maquette Simulateur Logique – Tunisie Didact

Cette maquette pédagogique, produite par *Tunisie Didact*, adopte également une approche hybride. Elle permet l'étude et le câblage manuel de fonctions logiques de base, universelles, ainsi que des bascules telles que JK, D ou RS. Le travail pratique est au cœur de cette maquette, facilitant ainsi l'acquisition de compétences fondamentales en électronique numérique. Le support utilisé est une carte électronique dédiée [19].

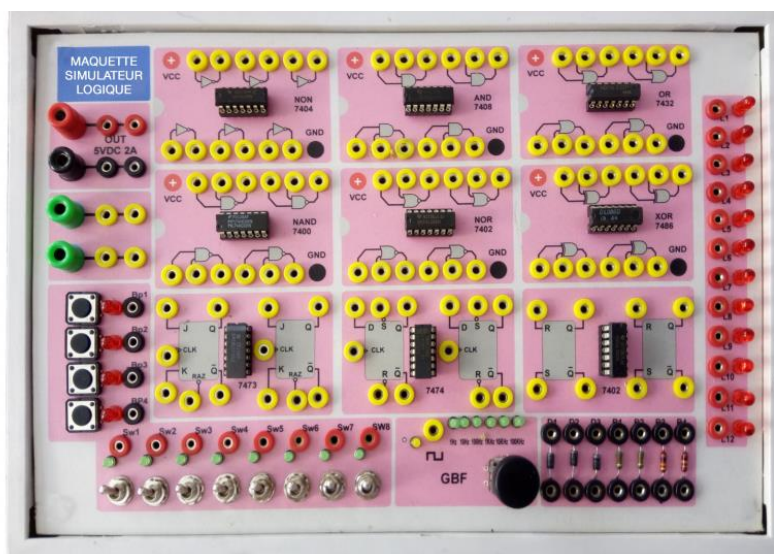


Figure 1.7: Maquette Digilab[19]

7.3 Digital Circuit Trainer 16 Bit (MI-D01A)

Le Digital Circuit Trainer 16 Bit, référencé **MI-D01A**, est un dispositif d'apprentissage mixte. Il intègre aussi bien des fonctions combinatoires que séquentielles, permettant un apprentissage avancé.

Ce kit se distingue par sa richesse fonctionnelle et par la flexibilité offerte par une breadboard, en complément d'une carte dédiée. Il vise un public ayant déjà acquis les bases et souhaitant approfondir la conception de circuits numériques complexes [20].



Figure 1.8: Digital Circuit Trainer 16 Bit (Mi-D01a)[20]

7.4 The MI-D11 Shift Register Trainer

Le MI-D11 Shift Register Trainer est un kit de laboratoire spécialement conçu pour illustrer de manière pratique le fonctionnement des circuits à registres à décalage. Cet équipement pédagogique complet offre aux étudiants toutes les ressources nécessaires pour réaliser divers travaux pratiques liés aux registres, leur permettant ainsi d'étudier les différents modes de fonctionnement (SIPO, PISO, etc.). Doté d'un panneau avant ergonomique, le système intègre une alimentation continue fixe de +5 V, un générateur de niveaux logiques, des indicateurs de niveau à LED bicolores, ainsi qu'un câblage simplifié via des bornes banane de 2 mm. Les schémas fonctionnels sont imprimés directement sur un circuit en époxy de qualité,

facilitant la compréhension et les connexions. Compact, robuste et logé dans un boîtier en plastique ABS, le MI-D11 s'impose comme un outil indispensable pour l'enseignement de l'électronique numérique, offrant une prise en main directe et intuitive [21].

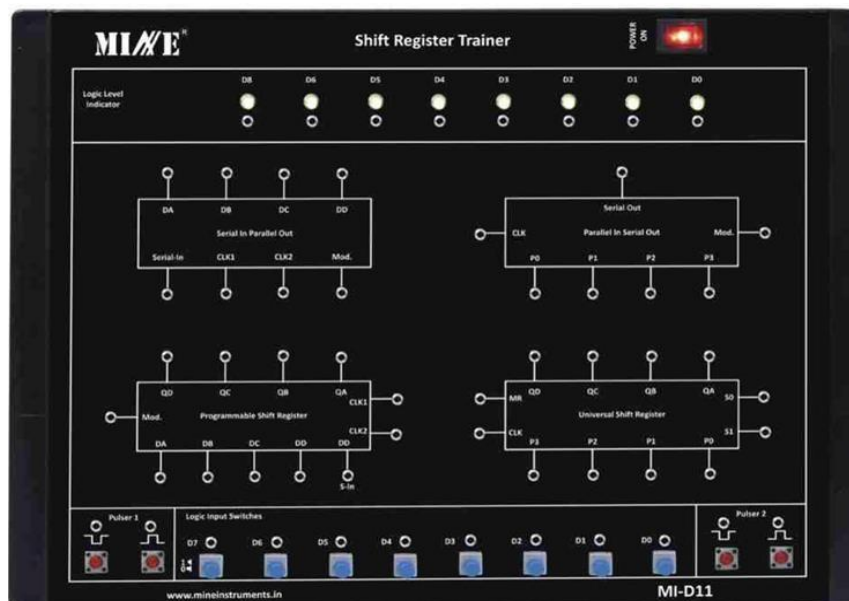


Figure 1.9: The Mi-D11 Shift Register Trainer [21]

8 Analyse critique de l'état de l'art

Une revue des outils pédagogiques proposés pour l'enseignement de la logique numérique montre une palette d'approches bien différente, des maquettes de base en reconfigurables haut de gamme. Pourtant, malgré les avancées techniques, des faiblesses structurelles et didactiques continuent de freiner leur diffusion et leur impact dans certaines classes.

8.1 Accessibilité financière et technique

Les plateformes modernes dont le cœur repose sur un microcontrôleur sont puissantes et souples, mais leur prix reste élevé, entre composants, outils de prototypage et licences logicielles. Ajoutons qu'il faut du temps pour comprendre et paramétrer ces ensembles, un luxe que ne disposent ni les profs ni les stagiaires d'une formation d'éditeur.

8.2 Complexité logicielle et barrières d'entrée

Les simulateurs professionnels demandent une culture technique qui esquivent souvent les étudiants encore en phase d'initiation. Leur entrée en classe est alors retardée ; la longue courbe

d'apprentissage qui les accompagne risque de faire perdre de vue les notions de base de l'électronique numérique.

8.3 Faible modularité des maquettes physiques

Un nombre significatif de maquettes étudiées présente une architecture rigide, avec des composants et des connexions préconfigurées. Cela réduit la flexibilité expérimentale, empêchant les apprenants d'explorer des variantes de circuits ou d'approfondir certaines configurations. L'absence de modularité limite ainsi l'adaptabilité de ces systèmes à des objectifs pédagogiques variés ou évolutifs.

8.4 Problèmes d'intégration pédagogique

Une autre limite notable est le manque d'interopérabilité entre les environnements de simulation logicielle et les supports physiques d'expérimentation. Cette discontinuité pédagogique complique la transition entre théorie et pratique, et peut freiner la compréhension globale des systèmes numériques. Par ailleurs, certains kits ne proposent aucun lien clair entre les résultats simulés et les mesures expérimentales réelles, réduisant ainsi leur potentiel de validation et d'apprentissage par l'erreur.

Conclusion

Dans ce chapitre, nous avons donné les bases essentielles pour notre projet. Tout d'abord, Nous avons commencé par expliquer les principes fondamentaux de la logique combinatoire et séquentielle. Ensuite, nous avons parlé sur les circuits combinatoires, ainsi que les circuits séquentiels, Ces concepts forment la structure de base des systèmes numériques qui sont indispensables dans l'enseignement de l'électronique.

Chapitre 2 : Conception et simulation de la maquette pédagogique

1 Introduction

De manière stratégique, La réalisation d'une maquette pédagogique vise à offrir un support concret permettant aux apprenants d'observer, manipuler et comprendre les principes fondamentaux des circuits numériques à travers des expérimentations pratiques.

Ce chapitre décrit de manière détaillée l'ensemble du processus de conception, depuis la définition des objectifs pédagogiques jusqu'à la mise en œuvre technique. Il présente les spécifications fonctionnelles, les choix de composants, l'architecture du système, ainsi que les technologies d'implantation retenues. Une attention particulière est accordée à la simulation des circuits sur l'environnement Proteus, permettant une validation préalable avant la fabrication physique.

L'objectif est de développer un outil didactique fonctionnel, intuitif et modulable, adapté à différents niveaux d'apprentissage, tout en respectant les contraintes techniques et les bonnes pratiques en conception électronique.

2 Identification des objectifs d'apprentissage :

Cette maquette permet aux étudiants de manipuler, d'observer et de comprendre le fonctionnement des systèmes logiques à travers des expériences manuelles. On peut résumer Les objectifs comme suit :

- Approfondir la compréhension des circuits combinatoires : en donnant aux étudiants les moyens de concevoir et de tester des fonctions logiques à l'aide de portes élémentaires (ET, OU, NON, etc.) et de composants plus complexes tels que les multiplexeurs, décodeurs ou encodeurs ;
- Apprendre progressivement une connaissance dans les circuits séquentiels : notamment par l'étude appliquée des bascules (RS, D, JK, T), des registres et des compteurs, éléments essentiels dans la conception de systèmes mémorisant l'information ;
- Améliorer une représentation claire des états logiques : en traduisant les transitions d'état à l'aide de dispositifs visuels tels que des LED ou afficheurs, afin de favoriser l'intuition et la mémorisation ;
- Introduction à la programmation embarquée : en intégrant un microcontrôleur dans la maquette, pour que les étudiants puissent piloter les entrées/sorties.

3 Conception du Schéma de la Maquette Pédagogiques

3.1 Architecture Fonctionnelle

L'architecture fonctionnelle d'une maquette pédagogique doit répondre aux besoins et objectifs d'apprentissage, elle est organisée de manière modulaire afin de faciliter la compréhension et l'expérimentation des circuits logiques combinatoires et séquentiels. Cette maquette repose sur une division en trois catégories principales : modules d'entrée, modules de traitement et modules de sortie. Chacun joue un rôle bien défini dans le processus de simulation et de visualisation des fonctions logiques.

3.2 Organisation des modules :

La figure ci-dessous illustre le schéma fonctionnel de notre maquette pédagogique, structurée en différents modules.

Modules d'entrées	Modules de traitement		Modules de sorties
Boutons poussoirs	Les portes logiques		Des LED
interrupteurs	Les bascules		Buzzer
Générateur d'impulsions	UAL	microcontrôleur STM32	Afficheurs 7 Segments avec Décodeur
	ALIMENTATION		

Figure 2.1: Schéma Fonctionnel De De La Maquette Pédagogique

3.2.1 Modules d'entrée :

Les modules d'entrée sont utilisés pour générer les signaux logiques requis pour l'implémentation des circuits. Ils contiennent :

Boutons poussoirs et interrupteurs pour simuler les entrées binaires (0 ou 1).

Générateur d'impulsions : Un module permettant de générer des impulsions (par exemple, des signaux carrés, rectangulaires ou triangulaires) avec une fréquence réglable.

3.2.2 Modules de traitement :

Ce sont les blocs logiques principaux de la maquette. Ils exécutent les opérations logiques combinatoires et séquentielles à partir des signaux reçus en entrée. On y retrouve :

- a. **Les portes logiques : AND, OR, XOR, NOT, NAND, utilisées pour la démonstration des fonctions logiques élémentaires.**
- b. **Les bascules : RS, D, JK, serviteur à la mémorisation des états logiques.**
- c. **Une unité Arithmétique et Logique (UAL) : gérée par un microcontrôleur STM32, elle assure le traitement numérique avancé (opérations logiques et arithmétiques).**

Le STM32 se permettrait aux étudiants de comprendre non seulement la logique combinatoire et séquentielle, mais également les principes avancés de l'architecture embarquée, et la programmation embarquée des microcontrôleurs.

3.2.3 Modules de sortie :

Les modules de sortie permettent de visualiser les résultats des opérations logiques ou arithmétiques effectuées dans les modules de traitement :

Des LED : pour afficher les résultats des opérations logiques et arithmétiques.

- a. **Buzzer : il est utilisé comme une sortie numérique sonore.**
- b. **Afficheurs 7 Segments avec Décodeur : Utilisation d'afficheurs à 7 segments pour afficher des chiffres ou des lettres (BCD, hexadécimal, ou personnalisé) grâce à des terminaux BCD.**
- c. **Le bloc d'alimentation : Un bloc d'alimentation fournit les tensions nécessaires (3.3 V et 5 V)**

3.3 Technologies d'implantation des composants :

Dans le cadre de la réalisation de la maquette, les composants électroniques sont les éléments de base. Le choix de la technologie d'implantation des composants électroniques constitue un enjeu technique et pédagogique central. Ce choix impacte directement la robustesse mécanique, la densité d'intégration, la facilité de maintenance ainsi que la pertinence didactique de la carte.

3.3.1 THT vs SMD :

Deux grandes familles de technologies d'assemblage sont mises en œuvre dans ce projet : le montage traversant (THT – Through-Hole Technology) et le montage en surface (SMD – Surface-Mount Device) [22].

a. Les composants à montage traversant (THT)

La technologie Through-hole (THT) représente une technique de montage de composants électroniques sur une carte de circuit imprimé (PCB). Les composants THT possèdent des fils ou broches qui passent à travers des trous percés sur le circuit imprimé [23].



Figure 2.2: Composant THT [24]

b. Les composants montés en surface (SMD)

À l'inverse, la technologie SMD permet de souder les composants directement à la surface du PCB, sans perçage. Ce type de composant est posé directement à la surface d'un circuit imprimé, à la différence des composants traversants dont les broches sont insérées à Travers la carte. Les composants sont ensuite brasés pour réaliser à la fois une liaison électrique avec les plages du circuit imprimé et une fixation mécanique [25].

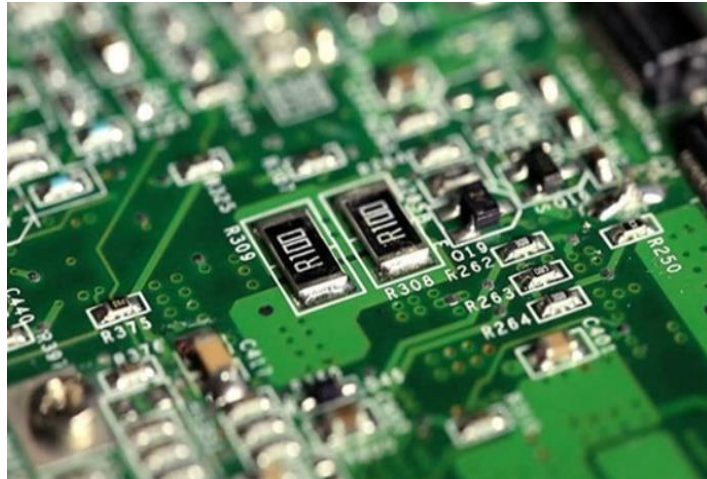


Figure 2.3 : Composant SMD [26]

3.3.2 Familles de circuits numériques intégrés :

Les systèmes logiques en électronique reposent sur des circuits intégrés (CI) comme base. Ils sont regroupés en familles en fonction de leur technologie de production, de leurs caractéristiques (tension, courant, fréquence) et de leur intégrité. Il existe plusieurs familles des circuit intégrés mais on a deux familles de base qui sont reconnus dans les systèmes pédagogiques et industriels : la logique transistor-transistor (TTL) et le semi-conducteur à oxyde métallique complémentaire (CMOS) [2].

a. Famille TTL

Transistor-Transistor Logic ou TTL est une famille de circuits logiques utilisée en électronique inventée dans les années 1960. Cette famille est réalisée avec la technologie du transistor bipolaire et tend à disparaître du fait de sa consommation énergétique élevée (comparativement aux circuits CMOS) [2].

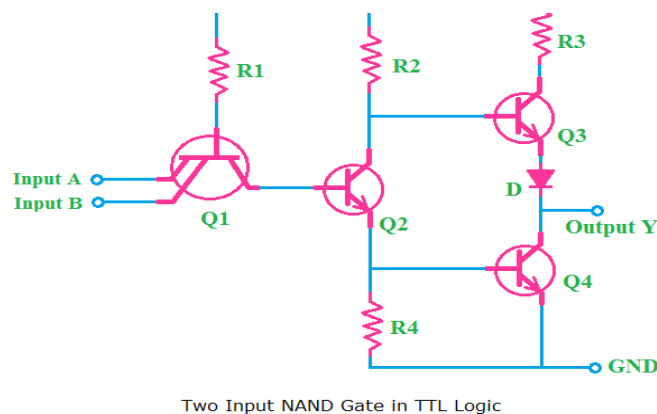


Figure2.4: Circuit Input NAND Gate En TTL [27]

b. Famille CMOS

CMOS est l'abréviation de "Complementary Metal Oxide Semi-conductor". Le premier dispositif MOS est apparu en 1960. Cette famille est réalisée avec des transistors à effet de champs [2] .

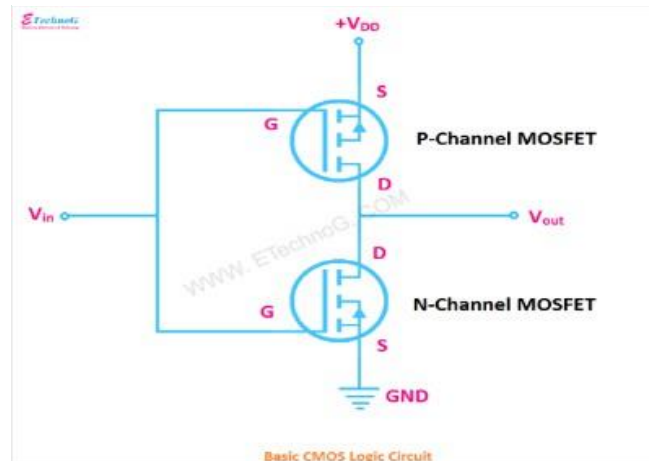


Figure2.5: Circuit Input NAND Gate En TTL [28]

4 -Choix, dimensionnement et description des composants

Dans la maquette pédagogique, les composants utilisés sont présentés par catégorie avec une description de leur rôle et caractéristiques techniques. La majorité des composants utiliserson de type CMOS en boîtier SMD, garantissant compacité, faible consommation et performances adaptées à la logique numérique.

Plusieurs facteurs influencent le choix des composants : compatibilité électrique, facilité d'intégration, disponibilité sur le marché, prix et pertinence pédagogique.

Afin de valider ces choix et d'assurer un dimensionnement optimal des composants, le logiciel de simulation Proteus a été utilisé. Ce dernier a permis de tester virtuellement le comportement des circuits, d'ajuster les paramètres critiques, et de vérifier l'interopérabilité des éléments sélectionnés avant leur implémentation physique.

4.1 Le logiciel PROTEUS

Proteus Professional est développé par **Labcenter Electronics**, cette suite intègre des modules qui réalisent la CAO spécifiquement pour les circuits imprimés. On y trouve principalement deux blocs : ISIS pour le schéma, ARES pour la mise en page, sans oublier VSM qui lie le matériel à la simulation.

Ses utilisateurs quotidiens sont donc aussi bien des ingénieurs que des apprentis électroniciens. En plus de sa notoriété, Proteus présente plusieurs avantages :

- Ses outils restent rapides à prendre en main.
- Son service technique répond efficacement.
- Ses prototypes virtuels diminuent fortement les dépenses en composants physiques et en licences logicielles.

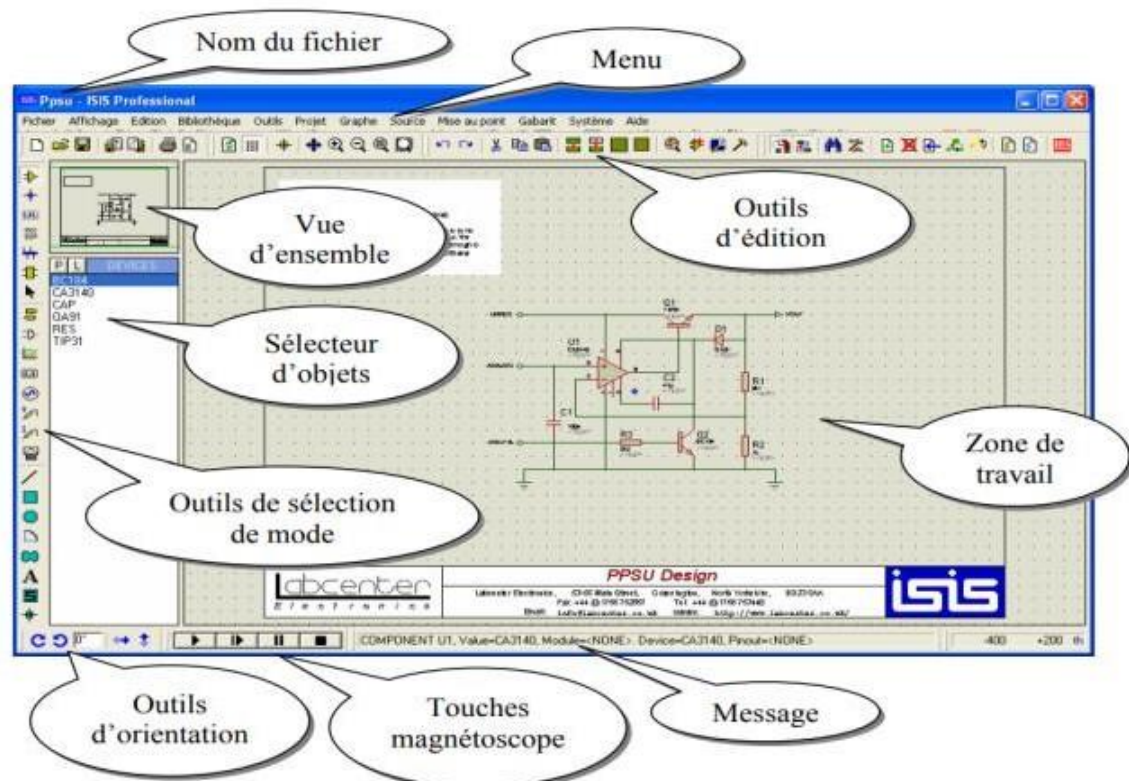


Figure 2.6 : L'écran Isis De Proteus [29]

4.2 Choix des Composants

Notre maquette pédagogique repose sur quatre blocs fonctionnels essentiels : entrée, sortie, traitement et alimentation. Le bloc d'entrée permet à l'utilisateur de générer des signaux logiques à l'aide de boutons-poussoirs, d'interrupteurs pour fixer un état binaire stable, et d'un générateur d'impulsions pour fournir un signal d'horloge destiné au pilotage des circuits séquentiels. Le bloc de sortie assure la visualisation des résultats à travers des LEDs, un afficheur 7 segments, et un buzzer. Le bloc de traitement constitue le cœur du système : il intègre des portes logiques, des bascules, ainsi qu'une unité arithmétique et logique (UAL) basée sur un microcontrôleur STM32.

Avant le développement de la maquette, le choix des composants s'est appuyé sur une étape essentielle. Chaque composant a été testé dans un environnement de simulation (sous Proteus) afin de

vérifier leur comportement logique, leur temps de propagation et leur interaction avec d'autres éléments.

4.2.1 Choix des Composants d'Entrée

Les composants d'entrée permettent de générer des signaux logiques contrôlés qui seront traités par les circuits combinatoires et séquentiels. Deux types principaux de composants d'entrée ont été utilisés :

- **Bouton-poussoir** : génèrent des impulsions ponctuelles.
- **DIP Switches** : permettent de fixer un niveau logique (0 ou 1).

Tableau 2.1: Les Composants D'entrée Utilisée

Type	Dimensions
Boutons poussoirs	$6 \times 6 \times 3.1$ mm
DIP Switch	$17.3 \times 7.1 \times 4.6$ mm

Afin d'assurer la stabilité des signaux, deux circuits antirebonds sont adoptés :

- Circuit à base de Trigger de Schmitt (74HC14) avec filtre RC.
- Circuit à base du Bascule D (CD4013) qui échantillonne uniquement sur les fronts montants.

Tous les circuits ont été simulés et validés via oscilloscope dans Proteus.

a. Simulation des Circuit d'entrée logique avec antirebond par trigger de schmitt

La première entrée logique repose sur un antirebond analogique utilisant un filtrage RC suivi d'un trigger de Schmitt (74HC14). Lorsqu'un utilisateur appuie sur le bouton, le filtre RC (résistance et condensateur) permet de ralentir les transitions rapides dues aux rebonds, tandis que le trigger de Schmitt convertit la tension progressivement filtrée en un signal logique net, caractérisé par des seuils de déclenchement bien définis. Cette méthode est simple, rapide et largement utilisée pour stabiliser les signaux numériques.

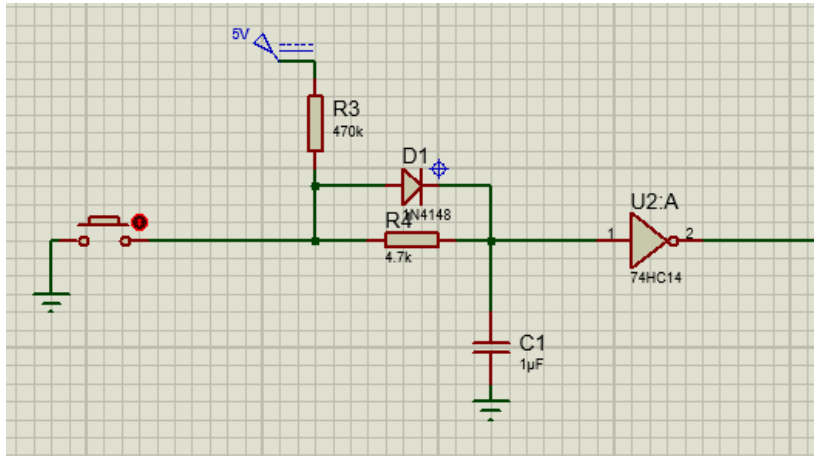


Figure 2.7: Circuit D'entrée Logique Avec Antirebond Par Trigger De Schmitt

Le choix des composants de ce circuit est détaillé dans le tableau suivant avec leurs fonctionnement détaillé :

Tableau 2.2: Les Composants Utilisée

Composant	Référence	Fonction détaillée
BP(bouton poussoir)	SW_SPST	Source de l'entrée logique. Lorsque l'utilisateur appuie, il envoie un signal mais accompagné de rebonds parasites mécaniques.
Résistance	470 kΩ	Résistance de charge du condensateur (avec C1). Elle détermine la constante de temps ($\tau = R3 \times C1$), ce qui permet de lisser les rebonds.
Condensateur	1 µF	Condensateur qui absorbe les fluctuations rapides du signal causées par le rebond. Il stabilise la tension d'entrée du trigger.
Diode	1N4148	Diode de décharge rapide : quand le bouton est relâché, elle permet au condensateur de se décharger rapidement vers la masse, accélérant la réinitialisation du circuit.
Trigger de Schmitt.	74HC14	Porte logique inverseuse avec trigger de Schmitt. Elle transforme la tension analogique (lente) aux bornes de C1 en un signal logique net (0 ou 1), avec des seuils bien définis.

b. Résultats de fonctionnement

Pour valider les résultats de fonctionnement on a visualisé la sortie avec un oscilloscope.

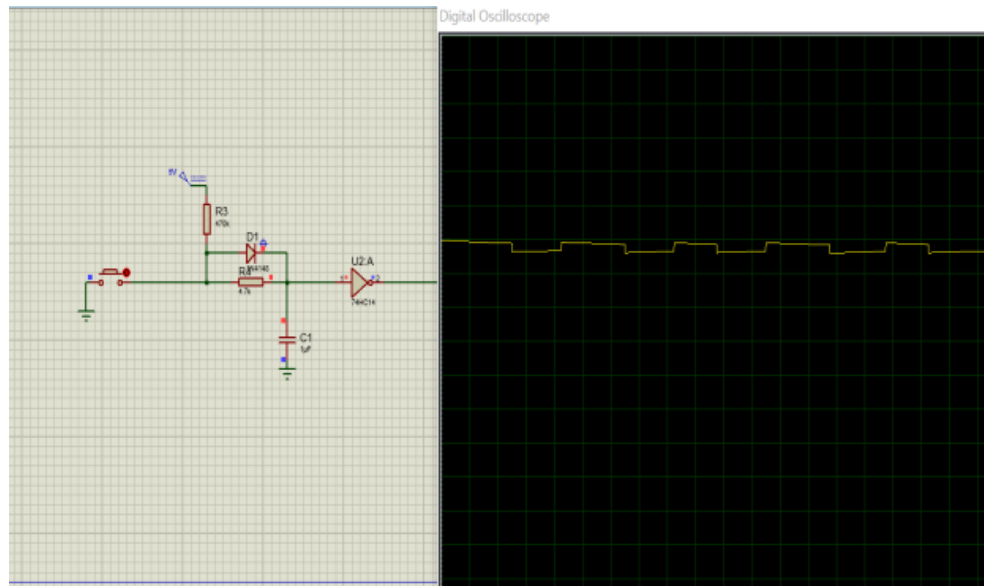


Figure 2.8: Résultats De Fonctionnement Di Circuit D'entrée Logique

4.2.2 Circuit d'entrée logique avec antirebond par la bascule D

La deuxième entrée logique adopte une approche différente en utilisant une bascule D (**CD4013**) configurée de manière à stocker l'état logique et ignorer les rebonds parasites. Dans cette configuration, la bascule change d'état uniquement sur le front montant du signal d'horloge, ce qui permet de rejeter les fluctuations rapides (rebonds) qui pourraient survenir entre deux fronts valides. Ainsi, même si l'entrée reçoit plusieurs transitions erratiques, la sortie de la bascule ne change qu'une seule fois, apportant une fiabilité séquentielle au traitement du signal.

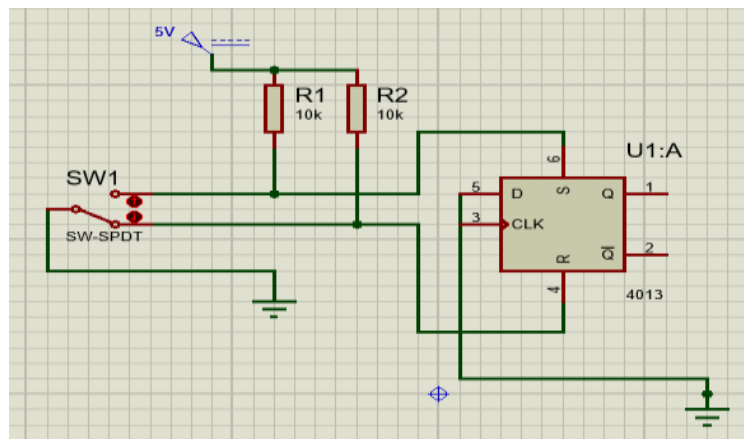


Figure 2.9 : Circuit D'entrée Logique Avec Antirebond A Base Du Bascule D

Le choix des composants de ce circuit est détaillé dans le tableau suivant :

Tableau 2.3 : les éléments de base du générateur d'impulsion

Composant	Référence	Fonction détaillée
Bascule D	CD4013	Bascule D qui mémorise un état logique. À chaque front montant sur CLK, l'état de l'entrée D est recopié vers la sortie Q.
Résistances (R1, R2)	10 k Ω	Résistances de pull-down : elles assurent un niveau logique bas par défaut, évitant tout flottement sur les entrées.
Toggle	SPDT	Permet de forcer un niveau logique haut ou bas sur l'entrée D pour tester la mémoire de la bascule.

a. Résultats de fonctionnement

Pour valider les résultats de fonctionnement on a visualisé la sortie avec un oscilloscope.

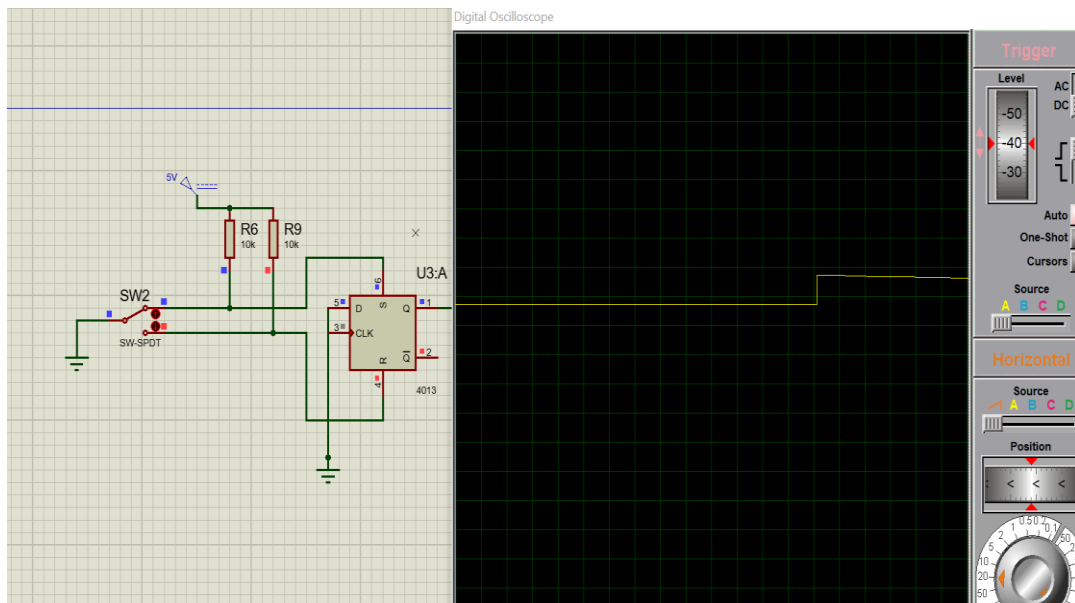


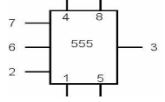
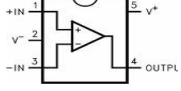
Figure 2.10 : Les Résultats D La Visualisation Sur L'oscilloscope Sur Proteus

4.3 Générateur d'impulsions (NE555 + LM393)

Le générateur d'impulsions est utilisé pour créer des signaux périodiques alternant entre haut et bas. Ces signaux sont nécessaires pour contrôler le bon fonctionnement des circuits séquentiels comme les bascules, les compteurs ou les registres à décalage. En simulant le signal d'horloge (CLK), ces impulsions permettent la synchronisation des composants numériques de la maquette.

Pour la réalisation de circuit on a deux éléments de base :

Tableau 2.4 : Les Eléments De Base Du Générateur D'impulsion

Composant	Référence	Dimensions	Symbole
Timer	NE555	$9.9 \times 6.35 \times 4.5\text{mm}$	
AOP	LM321	$\sim 2.9 \times 1.6 \times 1.1\text{mm}$	

Les composants sont choisis pour permettre le réglage de la fréquence et du rapport cyclique (RV1, CX). Validé par simulation.

4-1-1 Validation du générateur d'impulsion sur PROTEUS

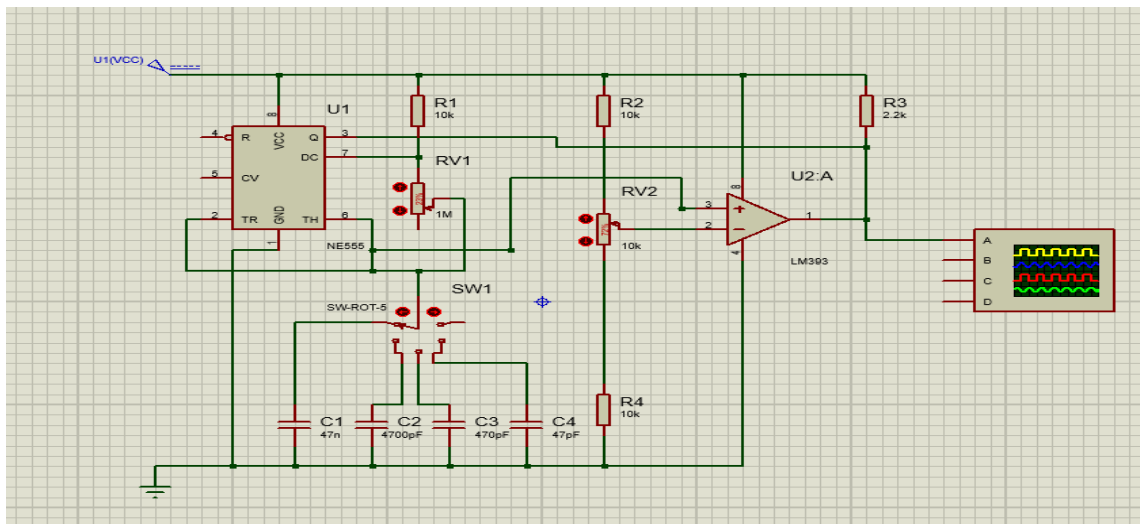


Figure 2.11 : Circuit du générateur d'impulsion sur PROTEUS

a. Principe de Fonctionnement

Le NE555, en mode astable génère une onde carrée en alternant la charge et la décharge d'un condensateur CX à travers des résistances R1 et RV1.

- En phase de charge (sortie haute), le condensateur se charge via R1 + partie haute de RV1.
- En phase de décharge (sortie basse), il se décharge via la partie basse de RV1 et la broche 7.

Après le LM393 qui est un comparateur de tension. Il désigne une forme spécialisée

d'amplificateur opérationnel fonctionnant en boucle ouverte, avec une sortie saturée. Il compare deux tensions :

- Si $V_- > V_+$, la sortie est à 0 V.
- Si $V_- < V_+$, la sortie passe à VCC.

Dans ce circuit, l'entrée inverseuse (broche 2) reçoit le signal du NE555, tandis que l'entrée non-inverseuse (broche 3) reçoit une tension de référence variable issue d'un diviseur formé par **RV2** (potentiomètre) et **R4**. Cette configuration permet d'ajuster le seuil de commutation.

Le comparateur a deux fonctions principales :

- Améliorer la forme du signal du NE555 (transitions plus nettes).
- Permettre un réglage du seuil de déclenchement, influençant ainsi la réponse du circuit et contrôle du Rapport Cyclique (Duty Cycle)

La période totale est :

$$T = (R_1 + R_{V1}) \cdot C_x \cdot \ln(2) \quad (\text{II.1})$$

Tels que :

- T : durée de la demi-période (ou constante de temps) en secondes (s)
- R1 : résistance fixe en ohms (Ω)
- RV1: résistance variable (potentiomètre) en ohms (Ω)
- Cx : capacité utilisée en farads (F)

La fréquence est donnée par

$$f \approx \frac{1.44}{(R1 + 2 \cdot RV1) \cdot CX} \quad (\text{II.2})$$

Tel que :

- f : fréquence d'oscillation (Hz)
- R1 : résistance fixe (Ω)
- RV1 : résistance variable (potentiomètre) (Ω)
- Cx : capacité (F)
- 1,44: constante issue de la décharge/charge du condensateur dans le NE555

Rapport Cyclique (D, Duty Cycle)

Le rapport cyclique est la proportion du temps où la sortie est à l'état haut par rapport à la période totale.

$$D = \frac{T_{HIGH}}{T} \quad (II.4)$$

b. Choix des Composants du NE555

- NE555 (U1) : Choisi comme oscillateur astable.
- R1 (10kΩ) et RV1 (1MΩ) : Définissent la fréquence et le rapport cyclique avec le condensateur CX. RV1 permet un réglage fin de la fréquence.
- R3 (2.2kΩ) : Résistance pull-up sur la broche RESET.
- Condensateurs CX (C1 à C4) : Valeurs de 47nF à 47pF, sélectionnées via switch (SW1) pour couvrir une large plage de fréquences.
- SW1 (commutateur rotatif) : Permet de changer facilement la valeur de CX et donc la gamme de fréquence.

4.3.2 Visualisation de la Sortie

En modifions le rapport cyclique et la fréquence à travers les potentiomètres (RV1 et RV2) :

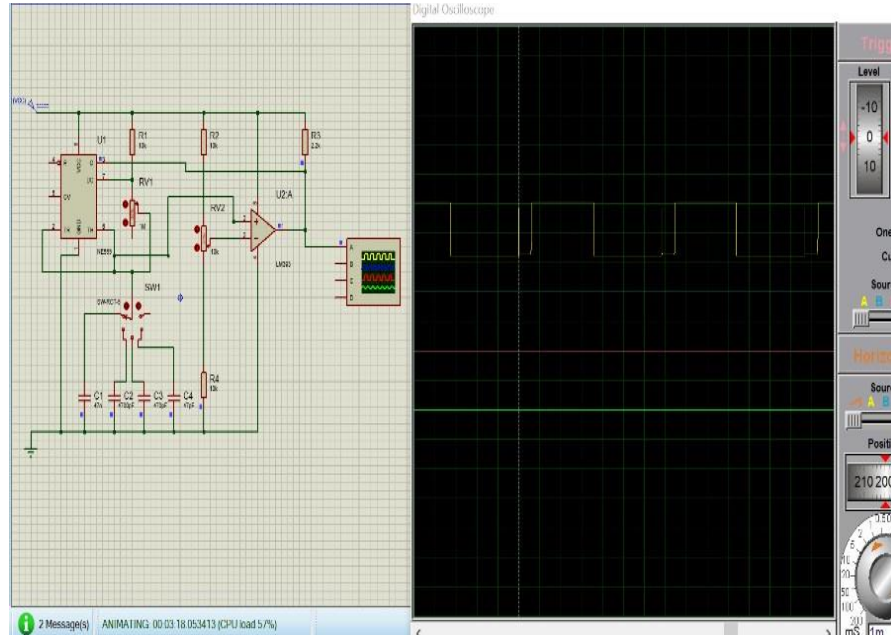


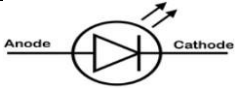
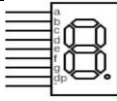

Figure 2.12 : Visualisation De La Sortie De Ne555 Sur Proteus

4.3.3 Choix des Composants de Sortie

Les composants de sortie assurent la visualisation et l'interprétation des résultats logiques produits par les circuits numériques de la maquette.

Trois types principaux de sorties ont été intégrés :

Tableau 2.5: Les Composants Principaux De Sortie

Type	Référence	Symbole	Dimensions
LEDs	RND LED 3mm		$3.2 \times 1.6 \times 0.6 \text{ mm}$
Afficheur 7 segments	TM1637		Environ $42 \times 24 \times 12 \text{ mm}$
Buzzer	Piezo SMD		Environ $9.6 \times 9.6 \times 4.9 \text{ mm}$

a. Les LEDs

Dans notre maquette chaque sortie logique est visualisée par une LED. Protégée par une résistance série.



Figure 2.13 : LED Rouge

1) Principe de fonctionnement

Une LED rouge présente une tension de seuil typique $V_{f_LED} \approx 2.0\text{V}$. Au-delà de cette tension, elle se comporte presque comme un court-circuit, donc l'emploi d'une résistance série R pour limiter le courant I_{LED} est indispensable dans ce circuit, et le choix de valeur de cette résistance nécessite les calculs.

2) Calcul par la loi d'Ohm

$$R_{LED} = \frac{(V_{source} - V_{f_led})}{I_{led}} = \frac{5\text{V} - 2.0\text{V}}{0.02\text{A}} = 150\Omega \quad (\text{II.5})$$

ÉQUATION 4: EQUATION DE CALCUL DE LA RESISTANCE DE LA LED

Avec :

V_{source} : Tension de sortie logique (5 V)

V_{f_led} : Tension directe LED (2.0 V)

I_{led} : Courant souhaité (20 mA)

Donc la valeur de $150\ \Omega$ pour R12 garantit un fonctionnement sûr, stable et pédagogique, en illustrant le rôle protecteur de la résistance dans les circuits à LED.

b. Afficheur Numérique BCD vers 7 Segments

Ce circuit permet l'affichage d'un chiffre décimal (0–9) à partir d'un code BCD appliqué via des interrupteurs. Il est composé de quatre blocs principaux : les entrées logiques, le décodeur BCD/7 segments, les résistances de limitation de courant, et l'afficheur à anode commune.

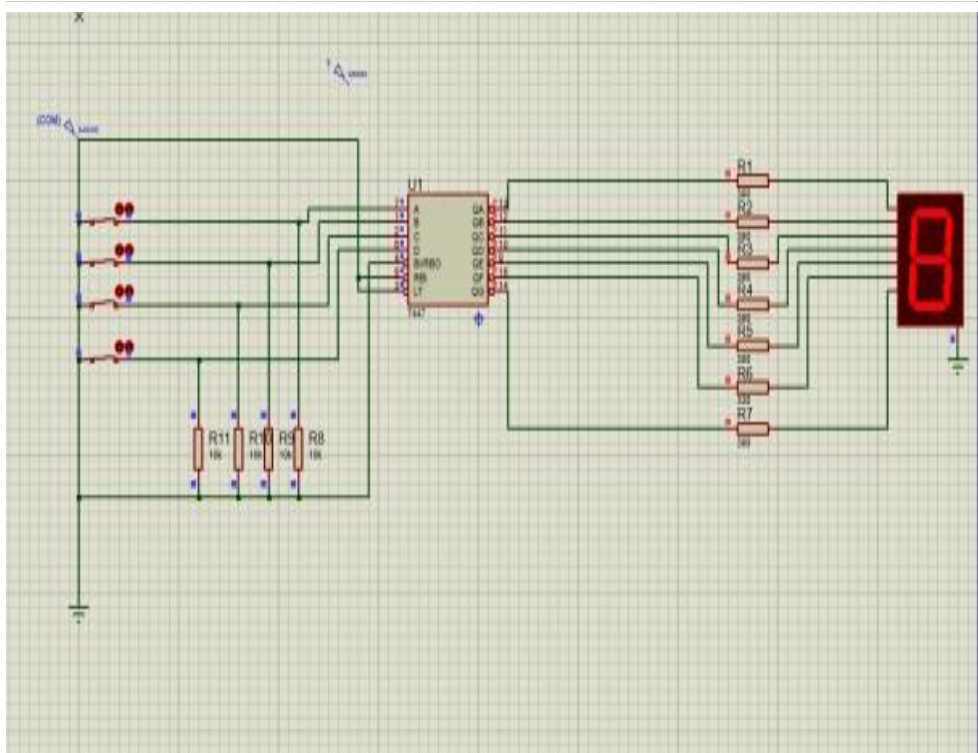


Figure 2.14 : Circuit Afficheur Numérique Bcd Vers 7 Segments Sur Proteus

L'entrées BCD – Interrupteurs avec Pull-Down

- Chaque entrée BCD est reliée à un interrupteur, associé à une résistance pull-down pour forcer un niveau logique bas (0 V) lorsque l'interrupteur est ouvert.
- Fonction logique :
 - Interrupteur ouvert → entrée = 0
 - Interrupteur fermé → entrée = VCC = 5 V ⇒ logique 1

Afficheur 7 segments à anode commune

- Tous les segments sont connectés à +5 V (anode commune).
- Un segment s'allume lorsque la sortie du 7447 (cathode) est à 0 V (actif bas).

Résistances de Limitation de Courant – R1 à R7 (150 Ω)

Chaque segment est une LED. Pour protéger le 7447 et les LEDs, on ajoute une résistance série:

On a:

- $VCC = 5\text{ V}$
- V_f (tension LED) $\approx 2.0\text{ V}$
- VOL_{7447} (sortie basse) $\approx 0.3\text{ V}$
- $R = 150\ \Omega$

La LED et la résistance sont alimentées par le +5 V et reliées à la sortie du **7447** qui joue le rôle d'un interrupteur à la masse avec une tension résiduelle basse (**VOL** $\approx 0.3\text{ V}$). Donc, la **tension aux bornes de la résistance** est :

$$V_R = VCC - V_f - VOL = 5.0\text{ V} - 2.0\text{ V} - 0.3\text{ V} = 2.7\text{ V} \quad (\text{II.6})$$

Calcul du courant :

$$I = \frac{V_R}{R} = \frac{2.7\text{ V}}{150\ \Omega} = 0.018\text{ A} = 18\text{ mA} \quad (\text{II.7})$$

c. Le buzzer

Ce circuit permet d'activer un buzzer lorsqu'un signal logique est appliqué en entrée (impulsion carrée). Il fonctionne comme un interrupteur électronique commandé par un transistor BC547, qui joue ici le rôle d'un commutateur de puissance. Lorsque le signal est haut (par exemple 5 V), le transistor entre en saturation, et le buzzer est alimenté via VCC, et lorsque le signal est bas (0 V), le transistor est bloqué, et le buzzer reste éteint.

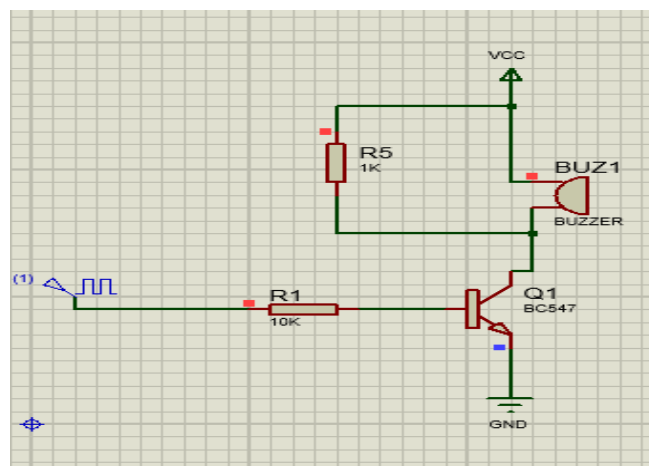


Figure 2.15: Circuit Du Buzzer Sur Proteus

4.4 Choix des Blocs de Traitement Logique

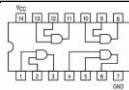
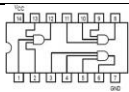
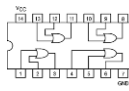
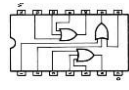
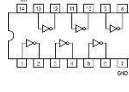
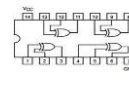
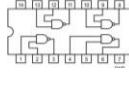

Les traitements sont assurés par des circuits combinatoires et séquentiels et une unité arithmétique et logique (UAL).

4.4.1 Les portes Logiques

Les portes logiques sont essentielles dans la construction de circuits combinatoires. Pour choisir les bonnes dans la maquette pédagogique, on se base sur différents critères techniques et pédagogiques.

Les composants dans le tableau ci-dessous ont été sélectionnés pour notre maquette :

Tableau 2.6: les portes logiques utilisent dans notre projet

Fonction	Référence	Dimensions	Symbole
AND (2 entrées)	74HC08	$8.65 \times 3.9 \times 1.75$ mm	
AND (3 entrées)	74HC11	$8.65 \times 3.9 \times 1.75$ mm	
OR (2 entrées)	74HC32	$8.65 \times 3.9 \times 1.75$ mm	
OR (3 entrées)	74HC4075	$8.65 \times 3.9 \times 1.75$ mm	
NOT	74HC04	$8.65 \times 3.9 \times 1.75$ mm	
XOR	74HC86	$8.65 \times 3.9 \times 1.75$ mm	
NAND	74HC00	$8.65 \times 3.9 \times 1.75$ mm	
NOR	74HC02	$8.65 \times 3.9 \times 1.75$ mm	

a. Schémas des portes logiques simulés sur PROTUS

1) Circuit de la Porte Logique AND

La LED D2 s'allumera si et seulement si les deux conditions suivantes sont remplies en même temps :

1. L'interrupteur SW1 est en position ON → Cela fournit un niveau logique HAUT (1) à l'une des entrées de la porte AND.
2. Le bouton-poussoir est maintenu enfoncé → Cela fournit également un niveau logique HAUT (1) à la deuxième entrée.

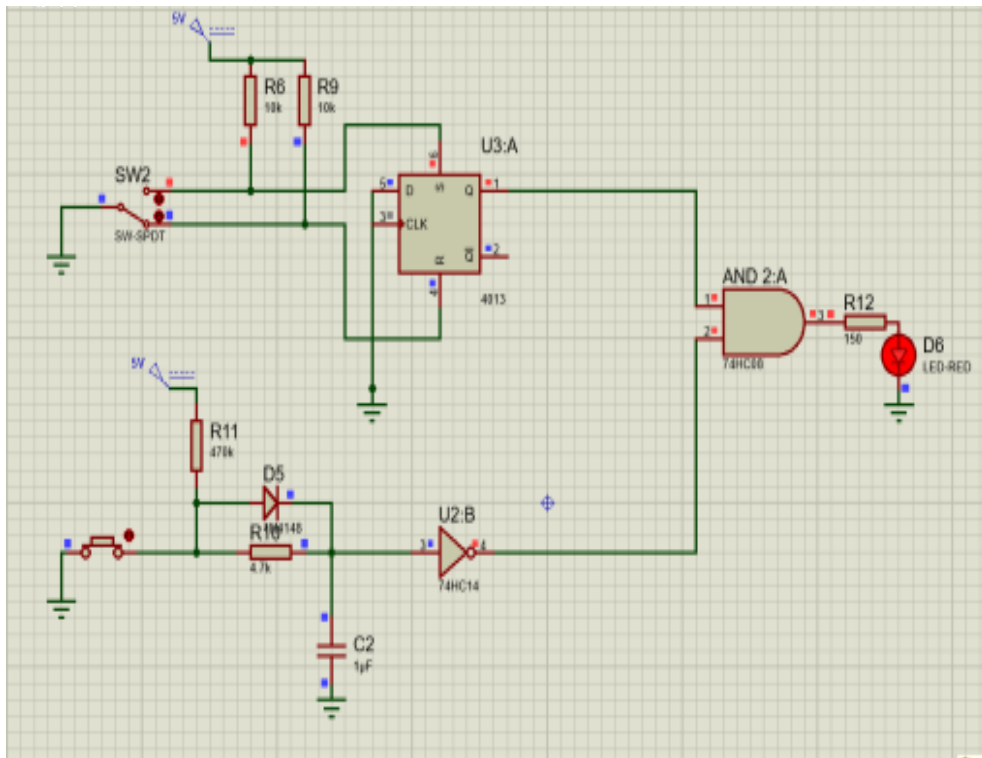


Figure 2.16 : Résultat De La Simulation De La Porte And Dans Proteus

2) Circuit de la Porte Logique OU (OR)

La LED D2 s'allumera si au moins une des deux conditions suivantes est remplie :

- L'interrupteur SW1 est en position ON → Cela fournit un niveau logique HAUT (1) à l'une des entrées de la porte OR.
- Le bouton-poussoir est maintenu enfoncé → Cela fournit également un niveau logique HAUT (1) à l'autre entrée.

Dans ce cas, la LED s'allume dès qu'au moins un des deux éléments est activé

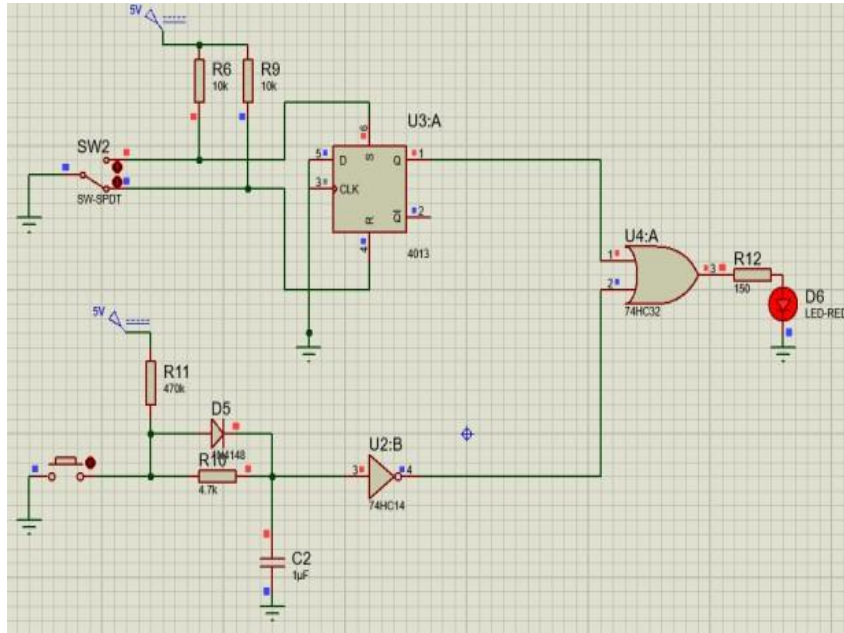


Figure 2.17 : Résultat De La Simulation De La Porte Or Dans Proteus

3) Circuit de la porte logique NOT

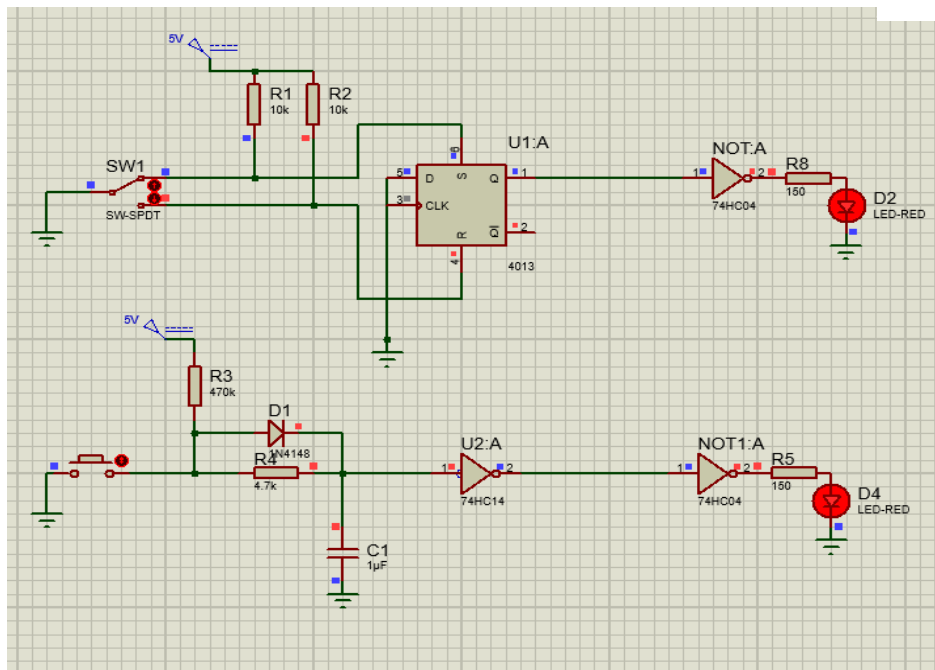


Figure 2.18 : Résultat De La Simulation De La Porte Not Dans Proteus

La LED D2 s'allumera lorsque l'entrée de la porte NOT est à l'état BAS (0) :

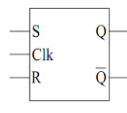
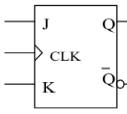
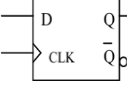
- Si le bouton-poussoir **n'est pas appuyé** → entrée à 0 → sortie à 1 → LED allumée.
- Si le bouton-poussoir **est appuyé** → entrée à 1 → sortie à 0 → LED éteinte.

La porte NOT inverse simplement l'état logique de son entrée.

4.4.2 Les bascules

Pour la maquette pédagogique, le choix des bascules est au tableau ci-dessous :

Tableau 2.7: Tableau Du Bascules Utilisés

Type	Référence	Dimensions	Symbole
RS	SN74LS279AD	10.3 × 3.9 × 1.75 mm	
JK	SN74HC109	8.65 × 3.9 × 1.75 mm	
D	HCF4013BM1	8.65 × 3.9 × 1.75 mm	

1) Circuit à bascule JK

La LED D10 et la LED D11 s'allument en alternance à chaque appui sur le bouton-poussoir, selon le principe suivant :

- À chaque impulsion d'horloge générée par le bouton, la bascule JK inverse son état :
 - Si Q était à 0, elle passe à 1 (D10 s'allume, D11 s'éteint).
 - Si Q était à 1, elle passe à 0 (D10 s'éteint, D11 s'allume).

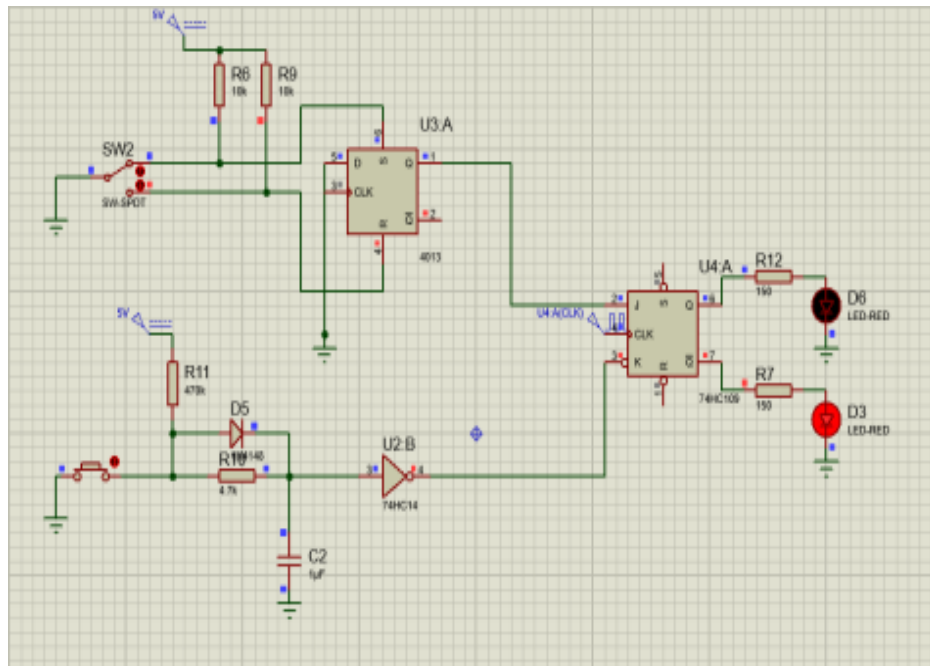


Figure 2.19 : Résultat De Simulation De La Bascule D Sur Proteus

2) Circuit à bascule D

La bascule D fonctionne comme une mémoire synchrone d'un bit. L'état de la LED reflète directement la sortie Q :

- Si SW2 était sur 1 lors du front montant $\rightarrow Q = 1 \rightarrow$ LED allumée
- Si SW2 était sur 0 lors du front montant $\rightarrow Q = 0 \rightarrow$ LED éteinte

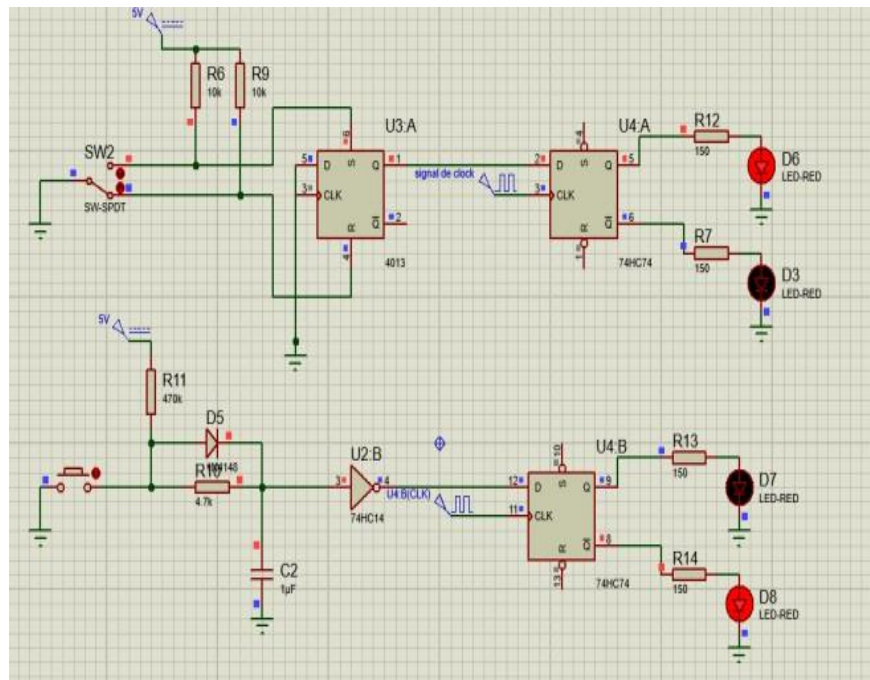


Figure 2.20 : Résultats De La Simulation De La Bascule D Sur Proteus

3) Circuit à bascule RS

La bascule RS (Set-Reset) est un circuit séquentiel simple qui mémorise un bit d'information en fonction des entrées S et R :

- Si $S = 1$ et $R = 0 \rightarrow Q = 1 \rightarrow$ LED allumée (la sortie est "mise" à l'état HAUT)
- Si $S = 0$ et $R = 1 \rightarrow Q = 0 \rightarrow$ LED éteinte (la sortie est "réinitialisée" à l'état BAS)

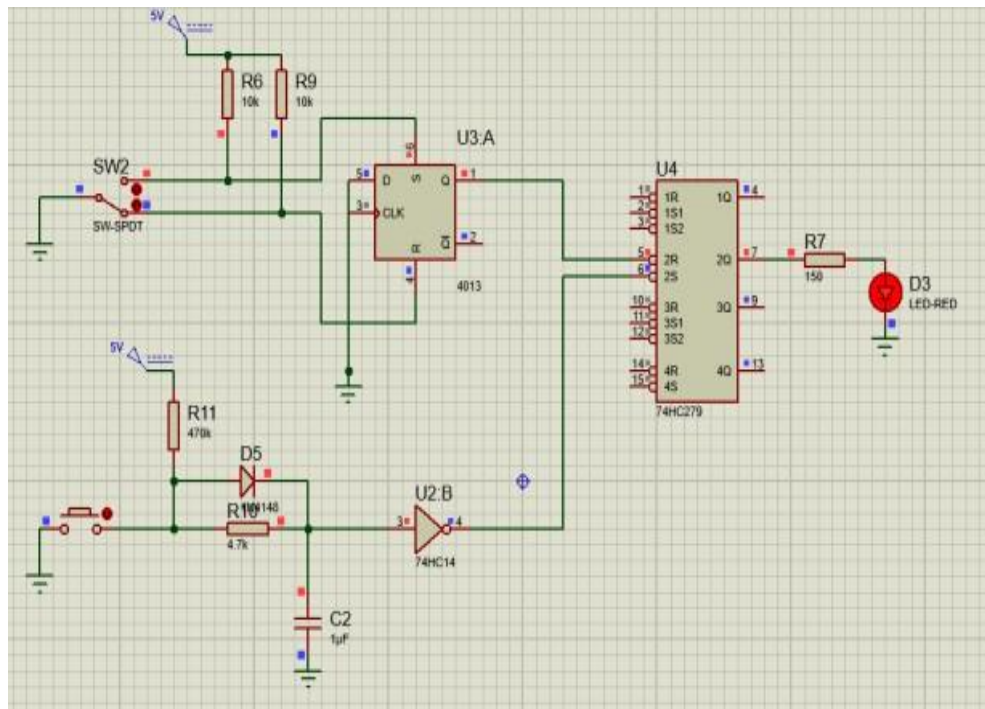


Figure 2.21 : Résultats De La Simulation De La Bascule RS Sue Proteus

4.5 L'unité arithmétique et logique (UAL)

Pour notre maquette pédagogique, le microcontrôleur joue un rôle central, pour cela on a intégré le microcontrôleur STM32F405RGTx qui agit comme une unité arithmétique et logique (UAL) [29].



Figure 2.22 : STM32F103RCT6 [30]

Le circuit représente d'Unité Arithmétique et Logique (UAL) est basée sur le microcontrôleur STM32F405RGTx, qui est destinée à effectuer et visualiser des opérations logiques et arithmétiques simples via des interfaces matérielles.

Ce système est entièrement programmable et permet d'implémenter un ensemble d'opérations logiques (AND, OR, XOR, NOR, NOT), Arithmétiques (Addition, Soustraction), Et d'autres (Multiplexeurs, Décodeurs, etc.) selon les besoins pédagogiques.

1. L'utilisateur entre deux valeurs binaires A et B via les boutons poussoirs.
2. Il sélectionne l'opération à exécuter (AND, OR, ADD, etc.) via le DIP switch.
3. Le STM32 exécute l'opération en interne (code embarqué), puis affiche le résultat en temps réel sur les LEDs de sortie.

4.5.1 Validation de circuits de UAL sur PROTEUS

La phase de validation a été effectuée à l'aide du logiciel Proteus, qui permet de simuler des circuits numériques combinatoires et séquentiels. L'objectif principal de cette étape est de vérifier le bon fonctionnement des différentes parties de l'Unité Arithmétique et Logique (UAL) conçue, avant leur implémentation physique sur la maquette pédagogique

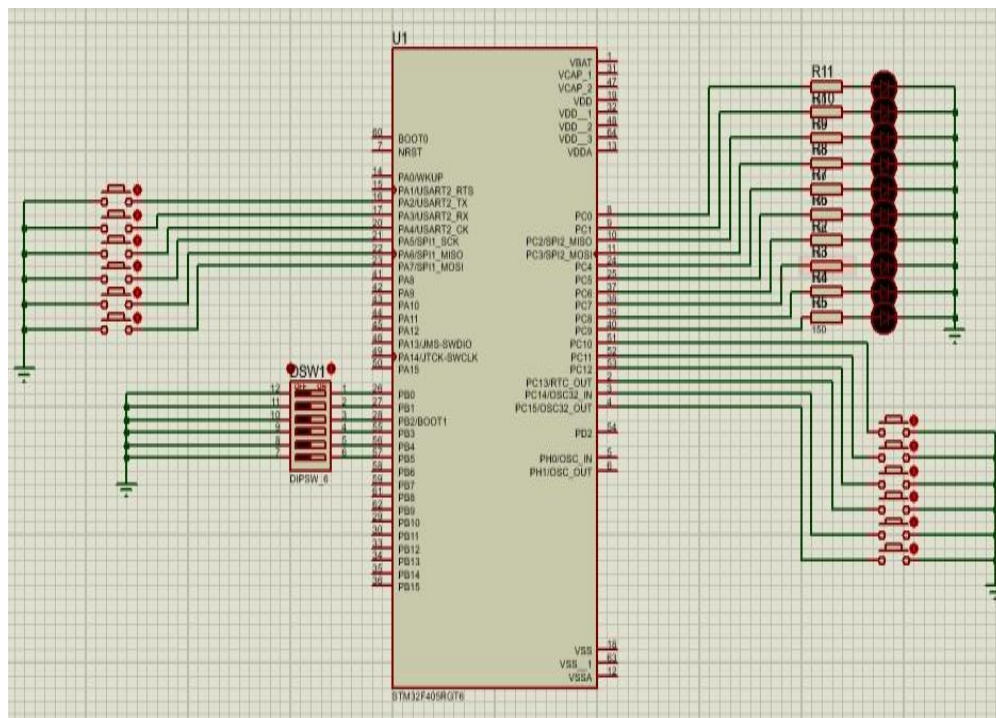
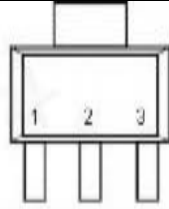
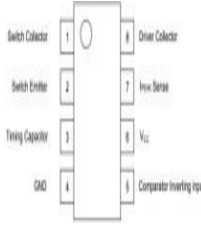
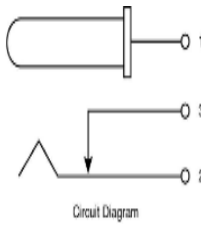


Figure 2.23 : Validation De Circuits De UAL Sur Proteus

4.6 L'alimentation Electrique de la maquette

Le système d'alimentation de la maquette a été conçu pour fournir des tensions stables (3.3V et 5V) adaptées aux différents composants numériques et analogiques du circuit. Il repose sur l'utilisation combinée d'un régulateur de tension, d'un convertisseur DC-DC et d'un connecteur d'entrée DC comme suit :

Tableau 2.8: Le composants De Base De Circuit D'alimentation

Élément	Référence	Dimensions	Symbole	Tension
Régulateur 3.3V	AMS1117-3.3	$6.5 \times 3.5 \times 1.6\text{mm}$		3.3 V
Convertisseur DC- DC	MC34063AD	$9.9 \times 6.35 \times 4.5\text{mm}$		5 V
Connecteur DC	Barrel jack	$\varnothing 8 \text{ mm}$ externe, 2.1 mm		5–9 V

4.6.1 Validation des circuits d'alimentation sur PROTEUS

L'alimentation de la maquette repose sur une architecture mixte combinant un convertisseur à découpage (buck) et un régulateur linéaire LDO, assurant à la fois efficacité énergétique et stabilité de la tension de sortie via une alimentation multi-source, elle peut être alimentée via :

- Un port USB (VCC-USB),
- Un connecteur jack DC (CN30) — entrée de 9–32 V DC ou 7–23 V AC,
- Un bornier à vis (CN31).

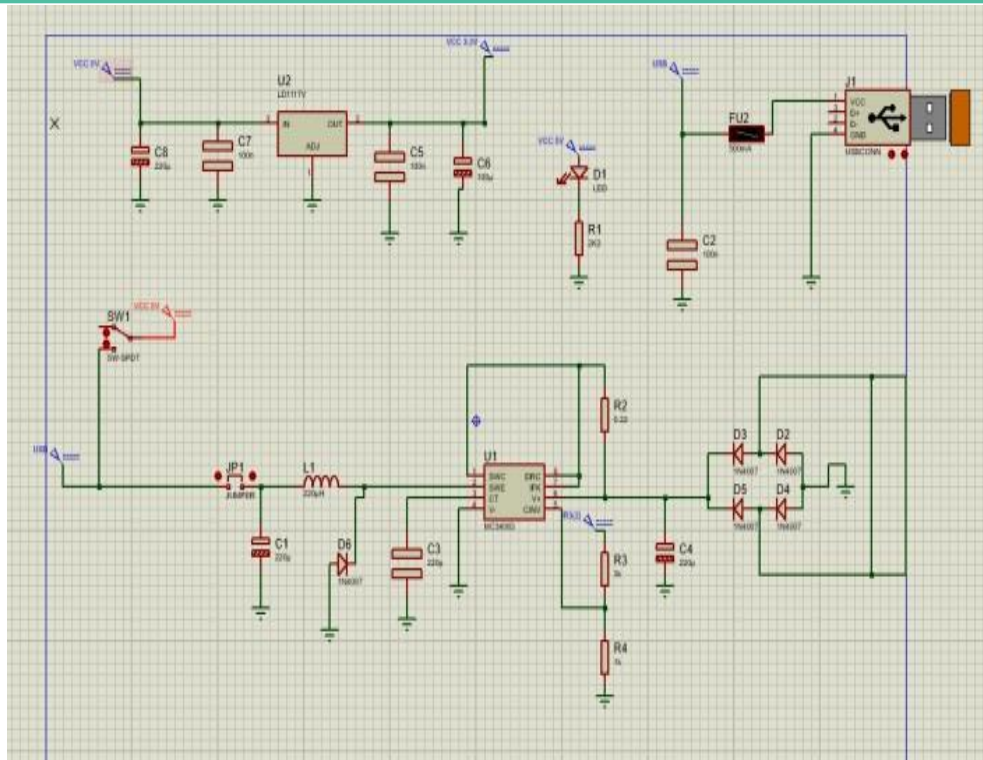


Figure 2.24 : Schéma Du Circuit D'alimentation

a. Source d'alimentation – Entrée DC 9 V à 12 V

La tension d'entrée est fournie par un adaptateur secteur (ou borne de test), typiquement de 9 à 12 V DC. Cette plage garantit :

- Une marge suffisante pour la conversion en 5 V, même avec les pertes,
- Et une compatibilité avec des sources courantes.

b. Convertisseur à découpage 5 V – MC34063A

Le régulateur MC34063A est utilisé en mode abaisseur (Buck) pour convertir efficacement la Tension d'entrée (V_{in}) en une sortie régulée $V_{out} = 5\text{ V}$ [28] .

c. Régulateur linéaire LDO – MC33269D-3.3

Ce régulateur est utilisé pour générer une tension **+3.3 V** à partir du **+5 V** obtenu précédemment.

Il s'agit d'un régulateur faible chute (LDO), idéal pour des différences de tension faibles.

On peut conclure que ce circuit d'alimentation combine :

- Efficacité grâce à un convertisseur à découpage pour le 5 V,
- Stabilité et faible bruit grâce au régulateur LDO 3.3 V,
- Protection par des composants passifs (diodes, condensateurs),
- Visibilité pédagogique via des LEDs témoins.

Pour conclure, Cette phase se concentre surtout sur les résistances limitant le courant, les condensateurs de découplage et la régulation des courants admissible dans les multiples sous-systèmes électroniques.

Conclusion

Dans ce chapitre, les choix techniques ont été déterminées par les objectifs pédagogiques liés à l'enseignement de la logique combinatoire et séquentielle. Les composants ont été choisis en fonction de leur simplicité, leur adaptabilité et leur valeur pédagogique. Le test des circuits a servi à valider leur performance avant l'implémentation, offrant ainsi un modèle provisoire clair, efficace et conçu pour un usage didactique.

CHAPITRE 3 :
Développement du PCB et
réalisation de la maquette
pédagogique

1 Introduction

Dans le contexte de l'enseignement de l'électronique, la simulation et la validation jouent un rôle fondamental pour consolider la compréhension des étudiants et leur permettre de passer de la théorie à la pratique de manière progressive.

Ce chapitre présente les étapes pédagogiques suivies après tester et valider les circuits logiques et séquentiels de la maquette sur le logiciel de simulation, tout en assurant une intégration fonctionnelle du microcontrôleur et des modules associés.

2 Conception du schéma électronique et des modules fonctionnels

La conception matérielle de la maquette est une étape essentielle du projet, car elle détermine non seulement la fiabilité de l'opération, la protection des utilisateurs mais aussi la cohérence d'enseignement de l'instrument. La méthode appliquée ici repose sur une organisation modulaire et un choix précis des composants, en prenant en considération les contraintes d'espace, de coût, de facilité maintenance et de configuration.

3 Schéma électronique global

Le schéma électronique illustre toutes les liaisons logiques entre les éléments du système. Il a été conçu en se utilisant KiCad, une outil logicielle open source très employée dans la réalisation des circuits imprimés.

3.1 Le logiciel KICAD

KiCad est une suite de logiciels open-source (EDA – Electronic Design Automation) de conception de cartes de circuits imprimés (PCB). Il offre la possibilité de créer des circuits électroniques et de transformer ces schémas en un circuit imprimé prêt à la fabrication.

KiCad est distribué sous licence GPL (GNU General Public License) et est donc totalement gratuit et libre d'usage. Il est de plus disponible pour la plupart des OS (Windows, macOS, Linux) [31]. KiCad intègre 6 outils pour concevoir des cartes électroniques :

- Un éditeur de schémas intégrant l'outil de simulation ngspice intégré
- Un éditeur de circuits imprimés équipé d'une visualisation en 3D intégrée
- Un éditeur de symbole et d'empreinte pour circuit intégré/composant

- Un dispositif de validation des Gerbers
- Un outil de calcul de régulateurs, dimensions de vias, paires différentielles, etc...

a. Le Schéma électronique sue KICAD :

La figure ci-dessous représente le schéma électronique global du système didactique créée par KICAD. Le circuit est conçu de manière modulaire, permettant l'identification claire des différentes fonctions logiques et séquentielles.

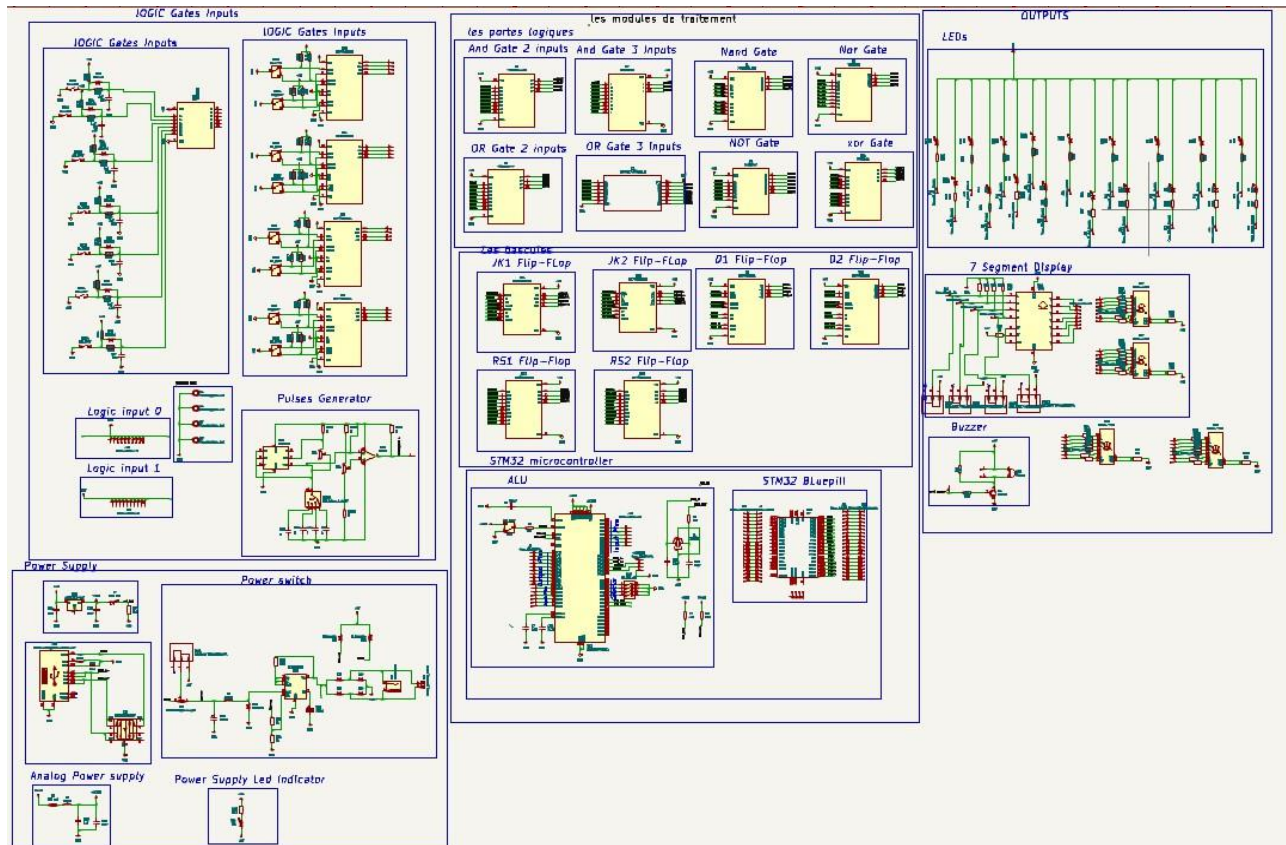


Figure 3.1: Le Schéma Electronique De Notre Maquette Sur KiCad

4 Conception du PCB à double face

La conception de la carte électronique s'effectue sur une structure à double face pour maximiser l'exploitation de l'espace disponible, simplifier le câblage des connexions et différencier fonctionnellement les divers types de composants. Cette structure facilite la satisfaction à la fois des exigences techniques et pédagogiques [32].

La face supérieure de la carte est réservée aux composants montés en travers (Technologie THT), principalement les dispositifs d'interaction tels que les boutons poussoirs, les interrupteurs, les LEDs, les afficheurs à 7 segments et les connecteurs. Leur positionnement en surface est conçu pour répondre

à une nécessité d'architecture d'utilisation, offrant un accès direct aux éléments avec lesquels les apprenants se connectent. Cette mesure valorise les tests, l'observation des réactions du système et la compréhension des impacts des actions sur les entrées.

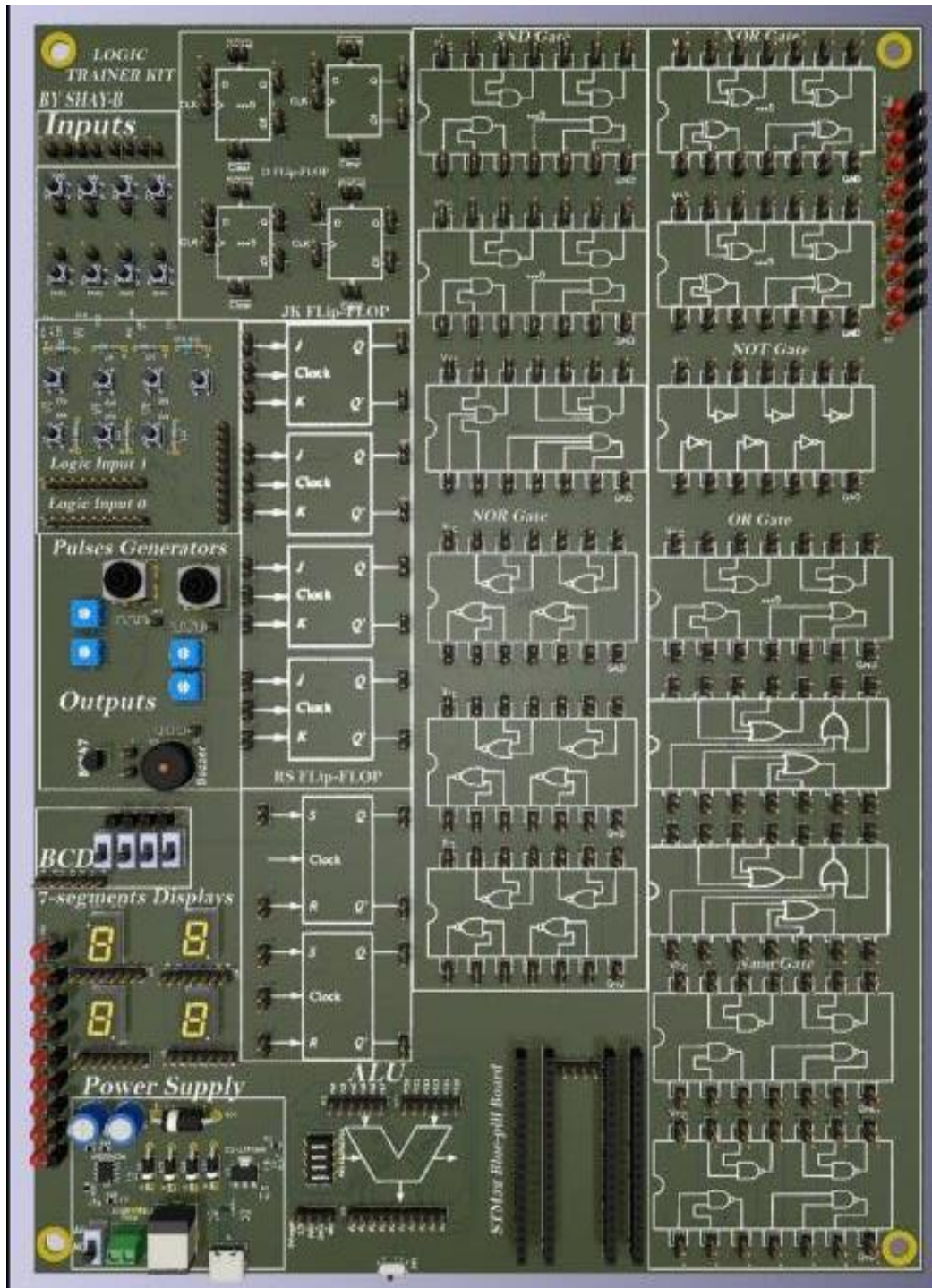


Figure 3.2 : La Face Supérieure Du modèle 3d Conçu Sur KiCad

La face inférieure accueille les composants montés en surface (SMD), notamment les circuits intégrés (IC) logiques, les composants passifs (résistances, condensateurs), et les régulateurs de tension. Cette division consiste à diminuer l'encombrement, garantit un acheminement optimal et

centralise les fonctions internes de traitement tout en conservant une transparence pédagogique à la surface. Cette organisation en couches permet ainsi une conception compacte, fiable et lisible, tout en respectant les contraintes d'un environnement d'enseignement.

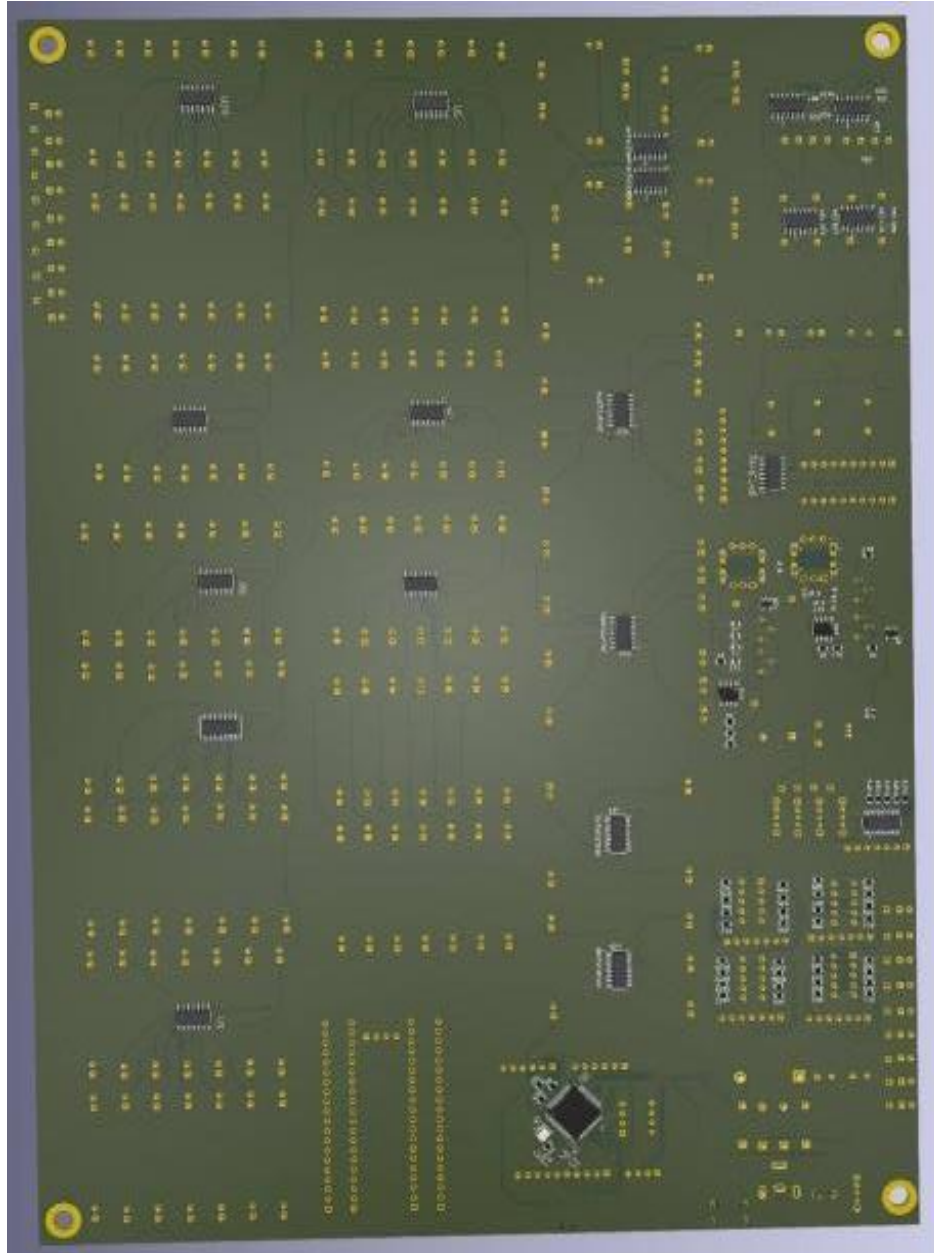


Figure 3.3 : La Face Inferieure Du modèle 3d Conçu Sur Kicad

Pour assurer la liaison électrique entre les couches supérieure et inférieure, des **vias** ont été utilisés. Ces micro-perçages métallisés permettent de connecter les pistes des deux faces de la carte, assurant ainsi la continuité des signaux et facilitant le routage dans une conception compacte. L'usage des vias renforce la flexibilité du tracé, tout en respectant les contraintes techniques liées à l'agencement des composants et à l'environnement d'enseignement [33].

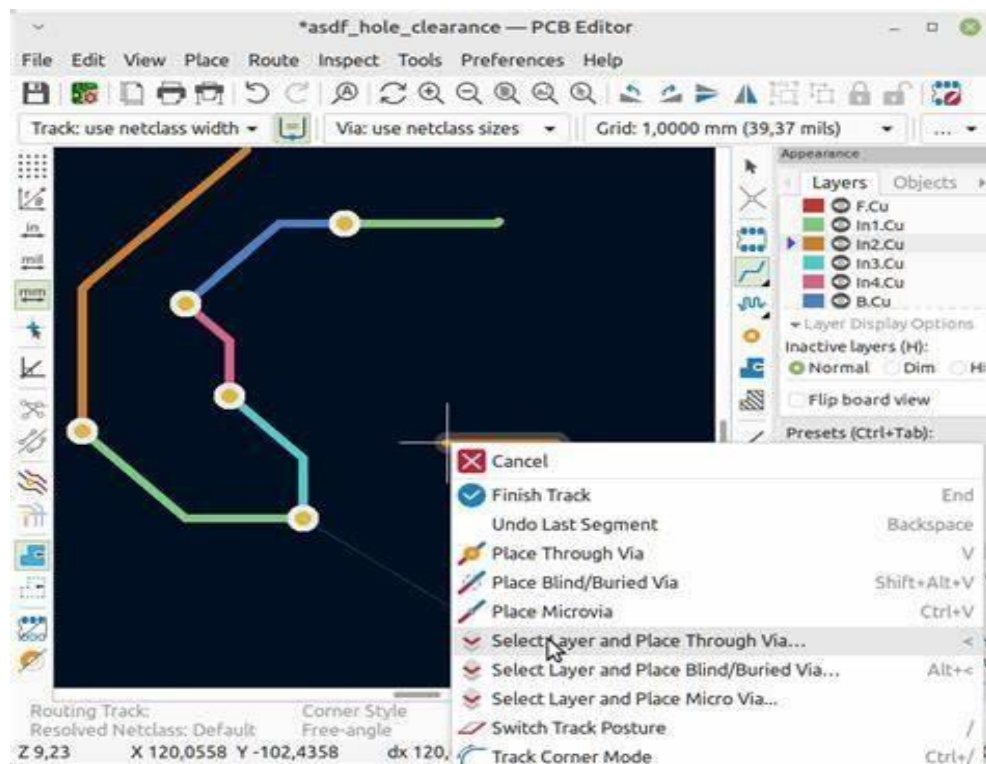


Figure 3.4 : Les Vias Sur KiCad

5 Disposition et routage des composants

5.1 Définition du routage

En électronique, le routage désigne le processus de définition des connexions électriques entre les différents composants d'un circuit imprimé (PCB), à l'aide de pistes conductrices. Il vise à assurer le transfert efficace et fiable des signaux, tout en minimisant les interférences électromagnétiques, les chutes de tension, et les délais de propagation. Le routage constitue une étape cruciale dans la conception des systèmes numériques, car il influe directement sur la stabilité et les performances globales du circuit [34].

5.2 Placement et stratégie de routage

5.2.1 Placement des composants

Le placement des composants vise à réduire la longueur des pistes pour limiter les pertes et les interférences, tout en facilitant un routage logique et fonctionnel. Il permet également de structurer le circuit de manière claire et modulaire, d'optimiser l'espace disponible sur la carte, et de respecter les contraintes mécaniques liées aux connecteurs, fixations ou dimensions du boîtier.

Le placement des composants sur le PCB a été effectué selon une logique fonctionnelle, en regroupant les blocs par type : circuits logiques combinatoires, séquentiels, dispositifs d'entrée et de

sortie, alimentation et microcontrôleur. Cette organisation vise à faciliter l'identification visuelle des fonctions, à réduire la complexité du câblage, et à favoriser une approche didactique claire dans un contexte pédagogique.

Plusieurs principes sont appliqués dans le placement des composants :

- Placer en priorité les éléments soumis à des contraintes mécaniques (connecteurs, bornes).
- Positionner les composants critiques (microcontrôleurs, convertisseurs, régulateurs) près de leurs périphériques associés.
- Grouper les composants par blocs fonctionnels : alimentation, logique, sorties, etc.
- Orienter les composants de manière cohérente pour faciliter l'assemblage manuel ou Automatique.
- Réserver des zones claires pour les plans de masse et les pistes de puissance.

5.2.2 Normes de routage existantes

Plusieurs normes industrielles définissent les bonnes pratiques de routage, notamment en termes de largeur de piste, de dégagement entre conducteurs, de disposition des composants ou de contrôle d'impédance [34] :

- IPC-2221 : Norme générale de conception
- IPC-2222 : Pour circuits multicouches
- IPC-7351 : Norme pour empreintes CMS
- CEI/IEC 61188 : Norme européenne
- Contrôle d'impédance

5.2.3 Normes appliquées dans notre conception

Dans notre projet, nous avons suivi les normes techniques de JLCPCB [35], qui est le fabricant choisi pour la fabrication du notre circuit imprimé. Ces normes, bien que simplifiées par rapport aux standards industriels comme IPC-2221, sont optimisées pour garantir une bonne compatibilité avec leurs procédés de production, tout en assurant une fiabilité acceptable pour des applications pédagogiques ou générales.

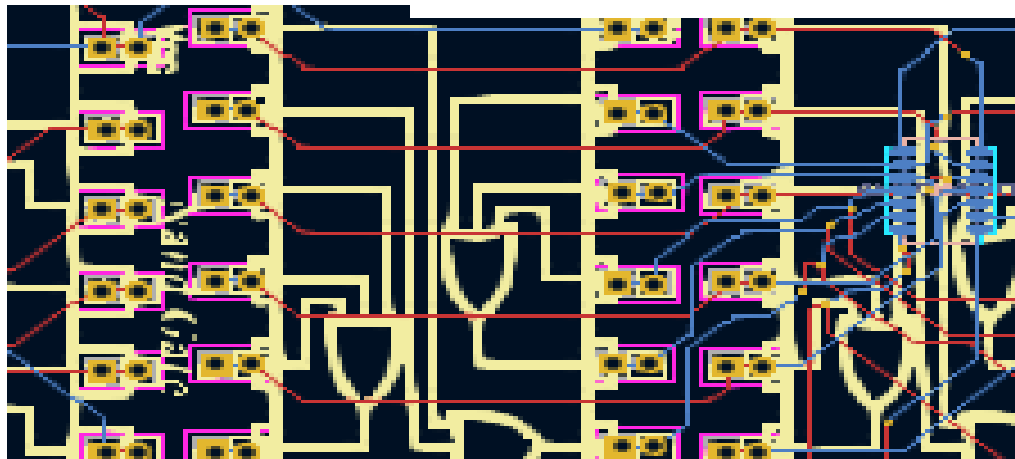


Figure 3.5 : Routage D'une Partie Dans Notre PCB

5.2.4 Normes de routage adoptées (selon JLCPCB)

Lors de la conception du circuit imprimé (PCB) de la maquette, les règles de routage ont été définies en conformité avec les spécifications techniques et les capacités de fabrication de JLCPCB, l'un des principaux fabricants de PCB. Le respect de ces normes garantit la fabricabilité, la fiabilité et la compatibilité du circuit avec les procédés industriels standards.

Les principales normes de routage appliquées sont les suivantes :

Tableau 3.1 : Normes De Routage Adoptées Selon JLCPCB

Élément	Valeur appliquée	Justification / Source
Largeur minimale de piste	0,15 mm (6 mils)	Minimum standard accepté par JLCPCB
Dégagement(clearance) minimal	0,15 mm (6 mils)	Distance minimale entre pistes ou entre piste et pad
Diamètre de via	0,6 mm (trou : 0,3 mm)	Valeur standard recommandée
Taille minimale de pad	0,4 mm	Pour une bonne adhérence à la soudure
Largeur recommandée pour alimentation	0,4 à 0,8 mm	Selon le courant à supporter
Angles de routage	45° uniquement	Pour éviter les erreurs de gravure
Plan de masse	Zone pleine + via stitching	Pour un bon retour de courant
Épaisseur de cuivre	35 μ m (1 oz)	Standard JLCPCB, suffisant pour < 1 A

6 Les étapes générales du routage

Le routage a été optimisé afin de garantir la qualité des signaux et la fiabilité du fonctionnement. Voici les étapes typiques d'un bon routage :

6.1 Définition des règles de conception

- Avant de commencer le traçage, il est essentiel de configurer les paramètres de routage
- Largeur minimale des pistes (en fonction du courant).
- Dégagement minimal entre les pistes (clearance).
- Dimensions des VIAS.
- Paramètres pour les pistes différentielles (si nécessaires). Ces règles sont directement liées aux normes comme IPC-2221.

6.2 Identification des signaux critiques

Les signaux à haute fréquence, les lignes d'horloge ou les signaux analogiques sensibles doivent être routés en priorité.

6.2.1 Application d'une stratégie de routage logique

Le routage des signaux restants doit respecter :

- Une circulation claire du signal (de l'entrée vers la sortie).
- Un nombre minimal de VIAS pour réduire les pertes.
- Une séparation des zones analogiques, numériques et de puissance.

6.2.2 Respect des règles d'angle de routage

- Éviter absolument les angles droits (90°) dans les pistes.
- Utiliser systématiquement des angles de 45° ou des courbes douces pour relier les segments de piste.

6.2.3 La mettre en place les plans de masse et d'alimentation

- Créer une zone pleine pour la masse (GND), sur une couche dédiée si possible.
- Prévoir un retour de courant direct pour éviter les boucles.
- Ajouter des VIAS de liaison entre couches (via stitching) pour une masse bien répartie.
- Éviter les coupures dans les plans (pas de piste traversant un plan de masse).

6.2.4 Vérification de la qualité du routage

Une fois le traçage terminé :

- Effectuer une vérification par règles de conception (DRC) pour détecter les erreurs de distance, les courts-circuits ou les pistes incomplètes.

- Vérifier les longueurs des pistes critiques (synchronisation, signaux rapides).
- S'assurer qu'aucune piste ne traverse des zones mécaniques (trous de fixation, découpe).

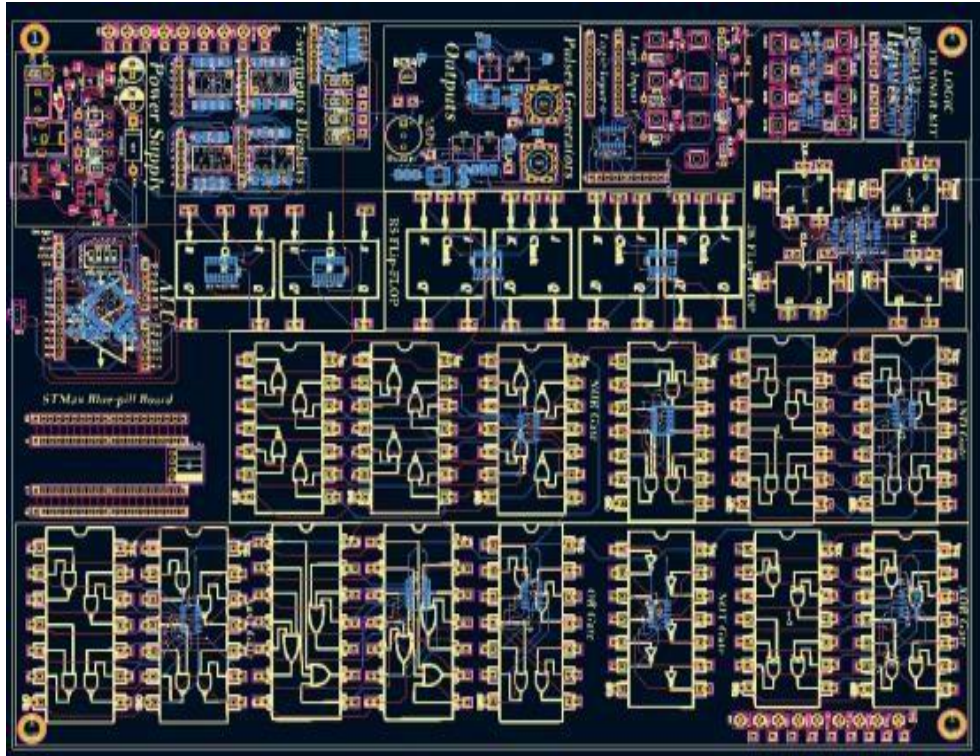


Figure 3.6 : Résultat Après Le Routage

6.2.5 Validation du PCB après le routage :

La validation du PCB constitue une étape essentielle pour garantir la fiabilité de la carte avant fabrication. Elle repose d'abord sur des vérifications automatisées telles que le Design Rule Check (DRC) pour contrôler le respect des règles de routage, et l'Electrical Rule Check (ERC) pour assurer la cohérence électrique. À cela s'ajoutent une inspection visuelle du placement des composants et une prévisualisation 3D permettant de détecter d'éventuels conflits mécaniques. Enfin, les fichiers Gerber sont exportés et vérifiés afin de valider l'ensemble des couches de fabrication. Cette démarche réduit les erreurs et garantit la conformité du circuit imprimé avec les exigences techniques et industrielles.

Voici le modèle 3D de notre maquette :



Figure 3.7 : Le modèle 3d De Notre Maquette

7 Fabrication du PCB :

Après la validation du schéma électronique et la finalisation du routage du circuit imprimé, la fabrication du PCB a été confiée à l'entreprise JLCPCB, reconnue pour ses services rapides, économiques et compatibles avec les besoins des projets pédagogiques et de prototypage.

7.1 Présentation de JLCPCB :

JLCPCB (JiaLiChuang PCB) est une entreprise spécialisée dans la fabrication de circuits imprimés (PCB) et dans le montage automatique des composants électroniques (PCBA). Elle propose des services rapides, économiques et adaptés aux projets académiques, professionnels et industriels.

7.2 Étapes de conception et préparation

La fabrication du PCB chez JLCPCB nécessite une préparation rigoureuse incluant plusieurs étapes clés :

7.2.1 Conception du schéma électronique

le schéma est réalisé à l'aide d'un logiciel de CAO (KiCad, Altium Designer, EasyEDA, Proteus...), en définissant les connexions logiques entre les composants du circuit.

7.2.2 Routage et placement des composants

Les composants sont placés sur le circuit imprimé, les pistes sont tracées, les vias et les plans de masse sont définis, tout en respectant les règles de conception (DRC - Design Rule Check).

7.2.3 Génération des fichiers de fabrication

Cette étape comprend : Les fichiers Gerber, nécessaires à la fabrication du PCB.

Le fichier BOM (Bill of Materials), contenant la liste complète des composants (valeurs, références, boîtiers, tolérances, etc.).

Le fichier CPL (Component Placement List), indiquant les coordonnées X/Y, l'orientation et la face de pose des composants CMS.

7.3 Fabrication du PCB

7.3.1 Les étapes de passer la commande pour la fabrication du PCB :

A. L'utilisateur accède au site www.jlcpcb.com et procède comme suit :

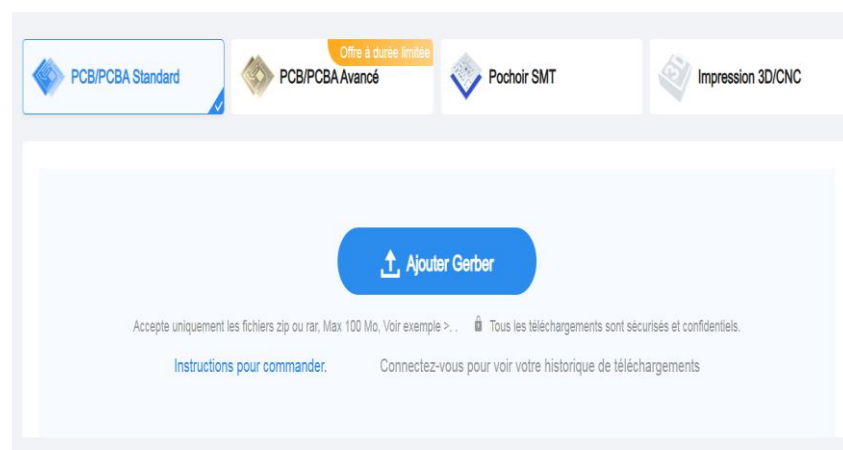


Figure 3.8 : La Fenêtre Du Site WWW.JLCPCB.COM.

B. Téléversement du fichier ZIP contenant les fichiers Gerber :

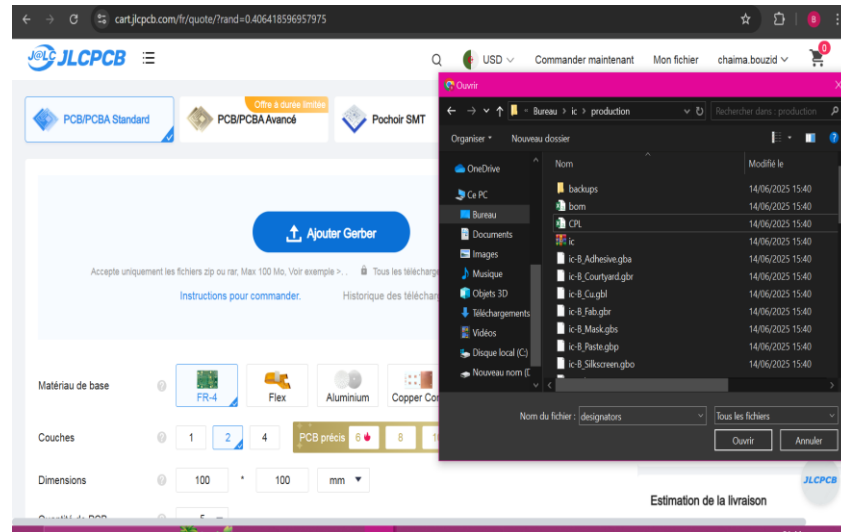


Figure 3.9 : Téléversement Du Fichier Zip Sur JLCPCB

C. **Configuration des options de fabrication** : dimensions, couleur du masque de soudure, épaisseur du PCB, nombre de couches, quantité :

D. **Visualisation de l'aperçu 2D ou 3D généré automatiquement**, après on voit que JLCPCB propose l'option PCBA (Printed Circuit Board Assembly) pour le montage automatique des composants CMS :

E. **Téléversement des fichiers** : l'utilisateur importe le fichier BOM et le fichier CPL, à partir desquels JLCPCB identifie les composants disponibles en stock :

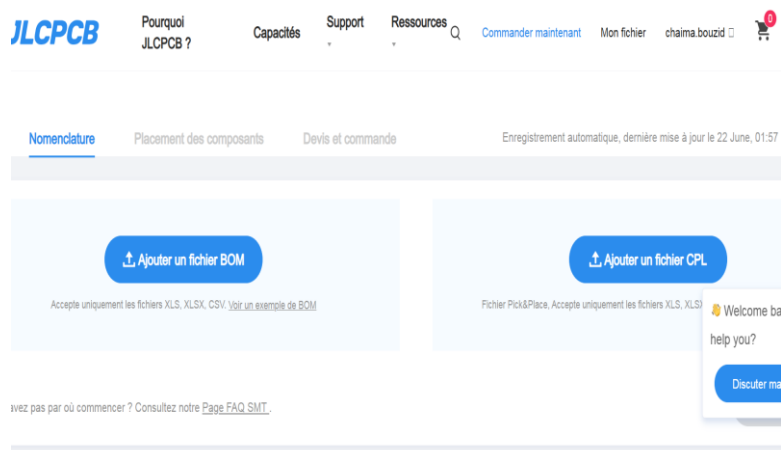


Figure 3.10 : Fenêtre Sur Le Site JLCPCB Pour Ajouter Les Fichiers

F. Choix des composants : JLCPCB distingue :

Les Basic Parts, disponibles gratuitement ou à faible coût (résistances, condensateurs, circuits standards...). Les Extended Parts, moins courants, souvent payants et soumis à disponibilité.

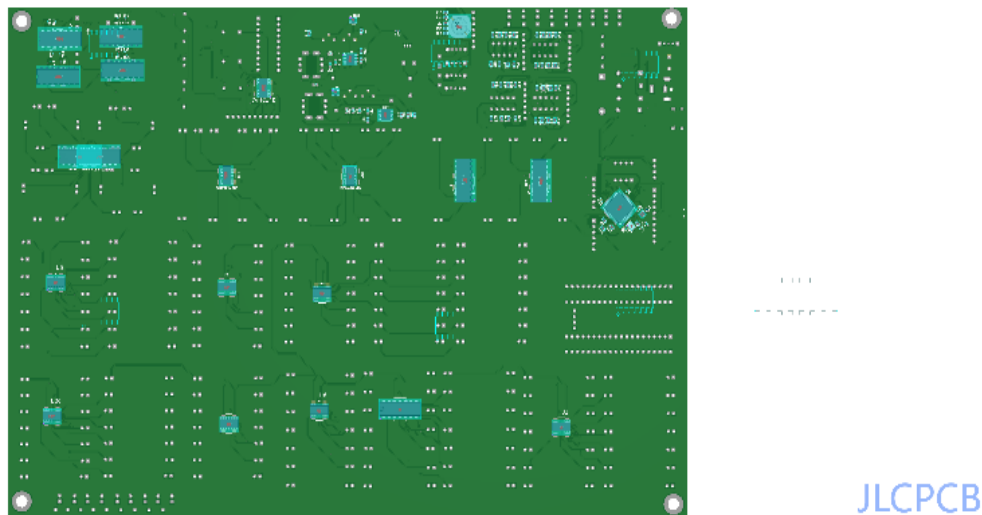
G. Prévisualisation et vérification : le système génère un aperçu interactif de l'implantation des composants, permettant de vérifier les positions, les rotations et les références.

Figure 3.11: Photo 3d Cree Par JLCPCB

7.3.2 Paiement, fabrication et expédition

- Le paiement s'effectue via carte bancaire, PayPal ou autres moyens proposés.
- La fabrication du PCB prend environ 1 à 2 jours.
- Le montage PCBA nécessite 2 à 4 jours supplémentaires selon la complexité.
- L'expédition se fait via des transporteurs tels que DHL, FedEx, ou ePacket, selon les délais et le budget souhaité.

8 Programmation de l'UAL

La mise en œuvre fonctionnelle de l'Unité Arithmétique et Logique (UAL) repose sur la programmation embarquée du microcontrôleur. Le développement logiciel a été réalisé à l'aide de l'environnement **STM32CubeIDE**, proposé par STMicroelectronics, qui offre une

interface unifiée pour la configuration matérielle, la génération de code, la compilation et le débogage.

L'objectif principal de cette phase est de permettre l'exécution automatique des opérations arithmétiques et logiques sélectionnées par l'utilisateur via des interrupteurs ou sélecteurs d'entrée, et d'afficher les résultats sur les modules de sortie associés (LEDs, afficheurs 7 segments, etc.).

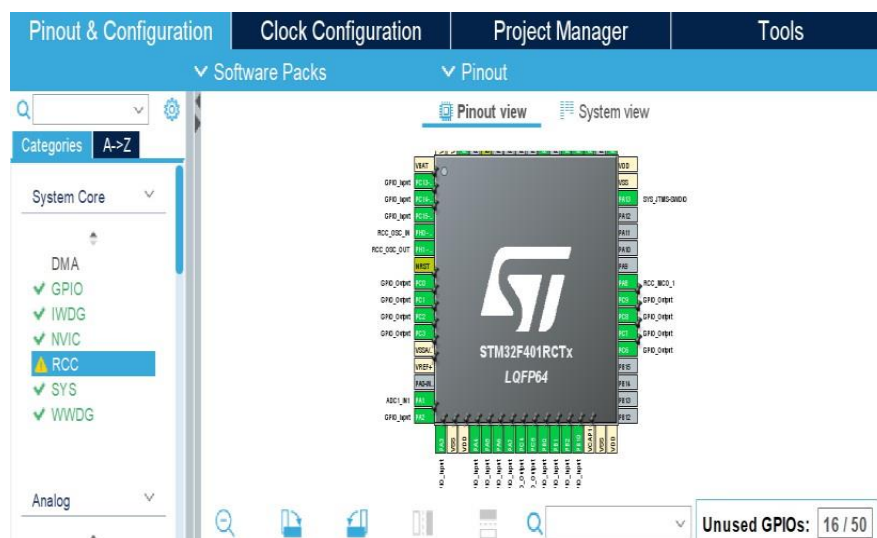
8.1 Environnement de développement (STM32CubeIDE)

Le développement logiciel de l'UAL a été réalisé à l'aide de **STM32CubeIDE**, qui est un outil de développement multi-OS tout-en-un, intégré à l'écosystème logiciel STM32Cube. Il intègre une plateforme de développement C/C++ avancée prenant en charge le développement logiciel de produits STM32[35].

Le développement du programme embarqué a été effectué en langage **C**, en utilisant les bibliothèques HAL (Hardware Abstraction Layer). Les outils et ressources utilisés sont les suivants :

- **Microcontrôleur** : STM32F401RCTx (ARM Cortex-M3)
- **IDE** : STM32CubeIDE
- **Langage** : C standard embarqué
- **Débogueur/programmeur** : ST-Link V2

La configuration des broches d'entrée et de sortie a été définie selon le schéma fonctionnel de l'UAL, en associant chaque broche à un rôle précis (entrées logiques, bits de sélection, sorties, etc.).



8.2 Programmation du microcontrôleur

Le microcontrôleur peut être programmé en langage C ou C++ pour implémenter les opérations logiques (ET, OU, NON, XOR) et arithmétiques simples en basant sur une structure logicielle fondée autour d'une boucle principale et de routines d'interruption. Il assure la gestion des entrées/sorties, le traitement des signaux logiques et la mise à jour des afficheurs en temps réel.

Figure 3.12: Configuration Des Pins Sur Stm32cube IDE

8.2.1 Organisation logique du programme

Le programme embarqué repose sur une architecture séquentielle, structurée autour d'une boucle principale (infinite loop) assurant les fonctions suivantes :

- a. **Lecture des entrées** (via GPIO) : récupération des états logiques des sélecteurs d'entrée et des bits de sélection d'opération.
- b. **Décodage de l'opération** : identification de l'opération à effectuer à partir des bits de sélection (AND, OR, ADD, MUX, etc.).
- c. **Exécution de l'opération** : application de l'opération logique ou arithmétique correspondante sur les entrées A et B.
- d. **Affichage du résultat** : envoi du résultat vers les modules de sortie (LEDs, afficheur 7 segments.).

L'organigramme ci-dessous illustre la logique fonctionnelle du programme embarqué :

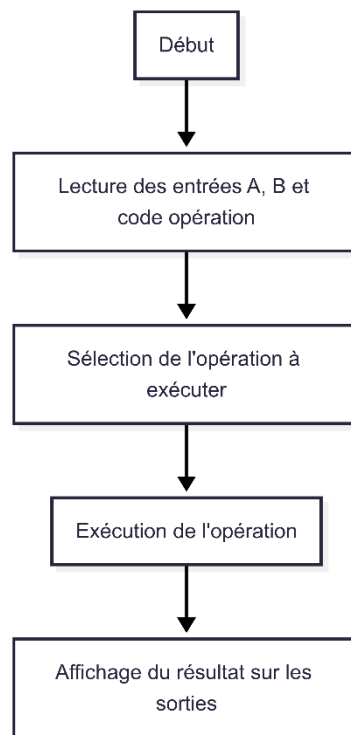


Figure 3.13: Organigramme Du Déroulement Du Programme

8.2.2 Programmation à l'aide de l'interface USB et des outils de débogage

On utilise un outil de programmation/débogage STMicroelectronics, comme le ST-LINK V2, pour programmer le microcontrôleur, celui-ci étant spécifiquement utilisé pour les microcontrôleurs STM32.



Figure 3.15 : Le St-Link V2

Ce dispositif simplifie la liaison avec la carte grâce au protocole SWD (Serial Wire Debug), qui offre l'avantage de fusionner une grande vitesse de transmission avec une exigence minimale en matière de lignes de communication.

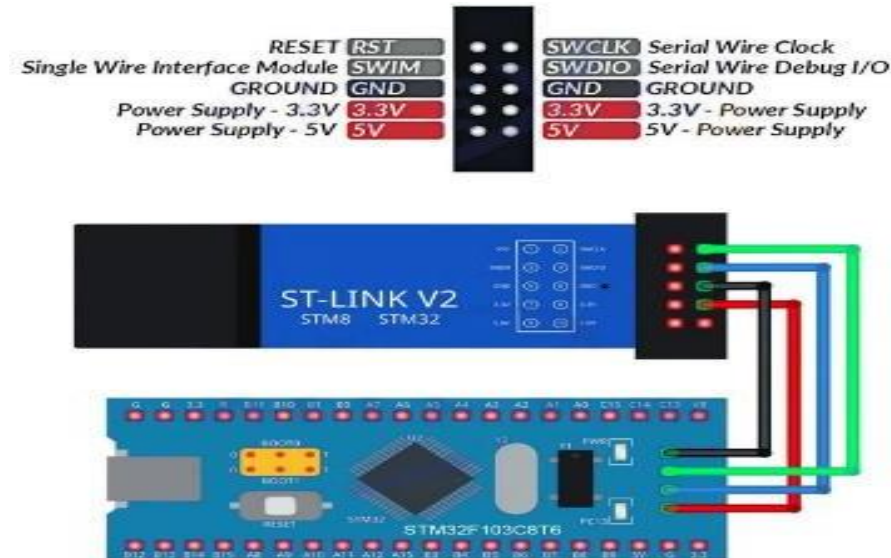


Figure 3.16 : Exemple De Câblage Pour Stm32 Black Pill / Blue Pill [36]

Conclusion

La conception du schéma électronique à l'aide de **KiCad** a représenté une étape essentielle dans le développement de notre maquette didactique. Ce travail a permis de structurer clairement les différentes fonctions du circuit d'alimentation, logique combinatoire et séquentielle, modules d'entrée/sortie et interface microcontrôleur – tout en assurant une cohérence fonctionnelle et une compatibilité avec le routage à venir.

KiCad s'est révélé être un outil puissant, libre et adapté aux besoins pédagogiques, offrant une interface intuitive pour l'édition des schémas, la gestion des bibliothèques de composants, et la vérification des règles électriques (ERC). L'approche modulaire adoptée dans la conception a facilité la lecture du schéma, son évolutivité, et sa mise en œuvre en phase de routage.

Cette étape a posé les bases d'une réalisation rigoureuse, en garantissant l'exactitude des connexions et la justesse des références utilisées, éléments indispensables à une transition fiable vers la génération du PCB. Ainsi, la qualité du schéma élaboré dans KiCad contribue directement à la réussite globale du projet, tant sur le plan technique que pédagogique.

**Chapitre 4 :
Manipulations
Pratiques et Validation
de la Maquette**

1 Introduction

Dans notre projet, l'objectif principal de cette phase est de valider expérimentalement les fonctionnalités logiques et séquentielles de la maquette didactique conçue. Après les étapes de conception, de simulation et de réalisation, une vérification rigoureuse du bon fonctionnement des différents modules s'impose à travers des manipulations concrètes.

Ce chapitre présente une série d'expériences structurées visant à tester, observer et analyser les fonctions pédagogiques intégrées à la maquette. Ces manipulations sont organisées en trois grandes catégories :

2 Manipulation 1 : Réalisation de Circuits Logiques Combinatoires

2.1 Portes logiques (AND, OR, NOT, XOR, NAND)

2.1.1 Objectif de la manipulation

L'objectif de cette manipulation est d'implémenter les fonctions logiques de base (AND, OR, NOT, XOR, NAND) en utilisant des composants logiques élémentaires, et de vérifier leur fonctionnement à l'aide de moyens simples (interrupteurs et LEDs), conformément à leurs tables de vérité respectives.

2.1.2 Description du circuit expérimental

Chaque porte logique a été câblée individuellement avec :

- Deux interrupteurs agissant comme entrées binaires A et B,
- Une LED connectée à la sortie de la porte pour visualiser l'état logique,
- Une résistance série limitant le courant de la LED.

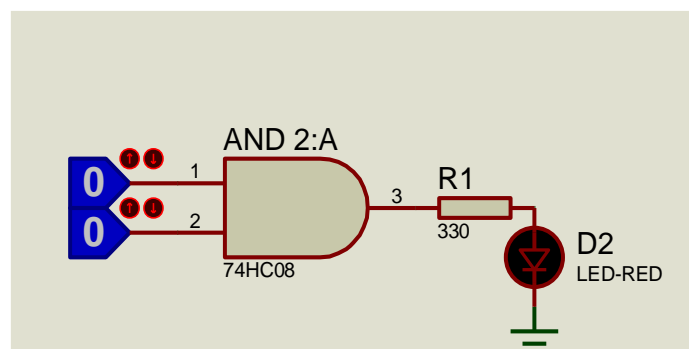


Figure 4.1 : Exemple Du Schéma logique à réaliser pour les Circuits Logiques Combinatoires

2.1.3 Procédure expérimentale

Les combinaisons binaires possibles (00, 01, 10, 11) ont été appliquées aux entrées. L'état de la sortie a été observé visuellement sur la LED. Cette vérification a permis de confirmer la correspondance entre la sortie réelle et la sortie attendue selon la table de vérité de chaque porte.

2.1.4 Résultats attendus

- Pour la porte **AND**, lorsque $A = 1$ et $B = 1$, la sortie est 1 (**LED allumée**).
- Pour la porte **OR**, lorsque $A = 1$ et $B = 0$, la sortie est 1 (**LED allumée**).
- Pour la porte **NOT**, lorsque $A = 0$, la sortie est 1 (**LED allumée**).
- Pour la porte **XOR**, lorsque $A = 1$ et $B = 1$, la sortie est 0 (**LED allumée**).
- Pour la porte **NAND**, lorsque $A = 1$ et $B = 1$, la sortie est 0 (**LED allumée**).

Ces résultats ont été confirmés lors de la simulation sous Proteus, puis lors de l'implémentation sur la carte STM32.



Figure 4.2 : Câblage Des Circuit Combinatoire

3 Manipulation2 : Réalisation de Circuits Séquentiels

3.1 Les bascules :

3.1.1 Objectif

L'objectif de cette manipulation est d'étudier le comportement dynamique des bascules RS, D, JK et T, qui constituent les éléments de base du stockage de l'information en électronique numérique.

3.1.2 Méthodologie

Chaque bascule a été simulée dans Proteus, puis implémentée sur la maquette à l'aide du microcontrôleur STM32. Les signaux d'entrée (tels que Set, Reset, Clock ou Data) ont été générés manuellement à l'aide de boutons-poussoirs. L'état des sorties a été affiché à l'aide de LEDs. Des précautions ont été prises pour éviter les rebonds, notamment par l'utilisation de la détection de fronts et de délais d'antirebond.

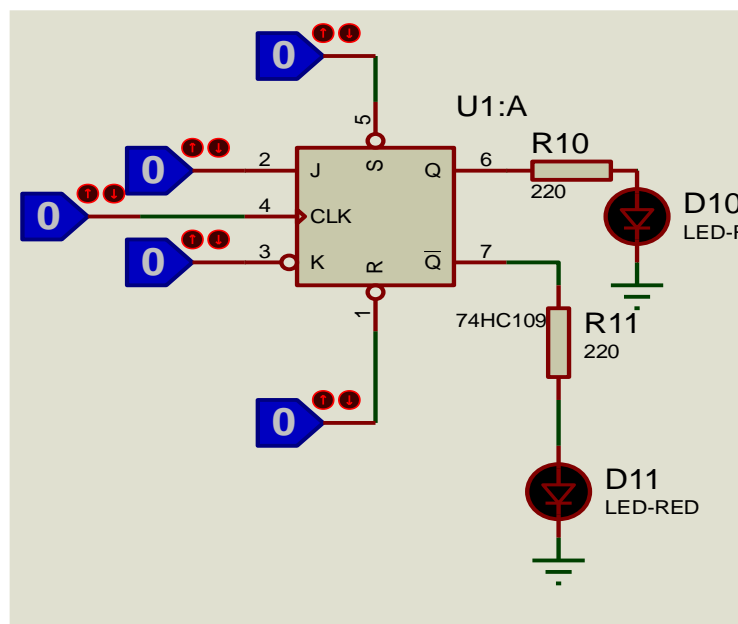


Figure 4.3 : Exemple Du Schéma logique à réaliser pour les Circuits Logiques séquentiels

3.1.3 Résultats attendus

Chaque bascule devait réagir conformément à son principe de fonctionnement :

- La bascule RS devait activer ou désactiver sa sortie en fonction des entrées Set et Reset.
- La bascule D devait mémoriser l'état d'entrée à chaque front montant de l'horloge.
- La bascule JK devait permettre un basculement conditionnel selon l'état des entrées J et K.
- La bascule T devait inverser son état à chaque impulsion d'horloge.

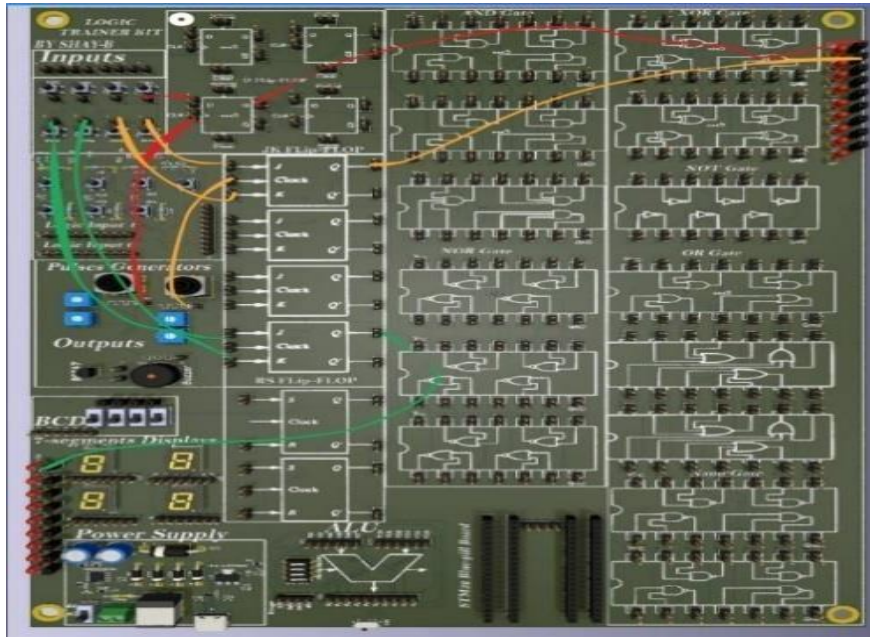


Figure 4.4 : Câblage Des Circuits Séquentiel

3.2 Compteur binaire :

3.2.1 Objectif

Mettre en œuvre un compteur synchrone binaire, basé sur une cascade de bascules, afin de visualiser l'incrément d'un nombre binaire à chaque impulsion d'horloge.

3.2.2 Implémentation

Le compteur binaire synchrone est réalisé à l'aide de bascules JK interconnectées. Chaque bascule représente un bit de poids croissant du compteur. Le circuit est cadencé par un **générateur** d'impulsions, visible dans la section "Pulse Generator", qui fournit les fronts d'horloge nécessaires à l'incrément du compteur.

Les sorties des bascules (Q) sont reliées à un **décodeur BCD** (Binary-Coded Decimal). Ce décodeur convertit les sorties binaires du compteur en un signal compatible avec un afficheur 7 segments, permettant une lecture visuelle du comptage.

Le câblage des liaisons logiques est effectué à l'aide de fils de connexion visibles sur la photo :

- Les signaux d'horloge (Clock) sont communs aux bascules.
- Les sorties Q sont connectées au module de décodage.

- Le compteur s'incrmente à chaque impulsion fournie par le générateur.

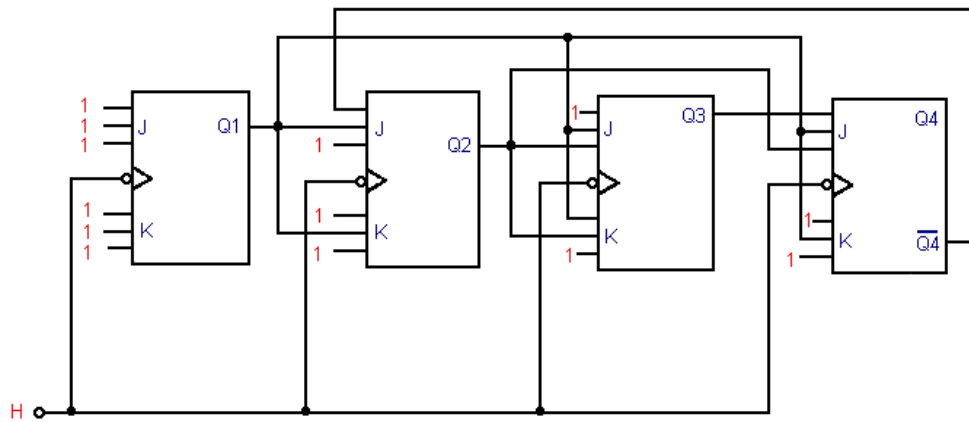


Figure 4.5 : Circuit D'un Compteur Binaire

3.2.3 Résultats attendus

À chaque front montant d'horloge, le compteur augmente sa valeur binaire d'une unité. La progression du comptage est visible directement sur l'afficheur 7 segments. Par exemple, après quatre impulsions, l'afficheur doit indiquer le chiffre "4", correspondant à la valeur binaire 0100. Ce type de circuit est courant dans les systèmes de mesure, de minuteriers et de gestion d'événements.

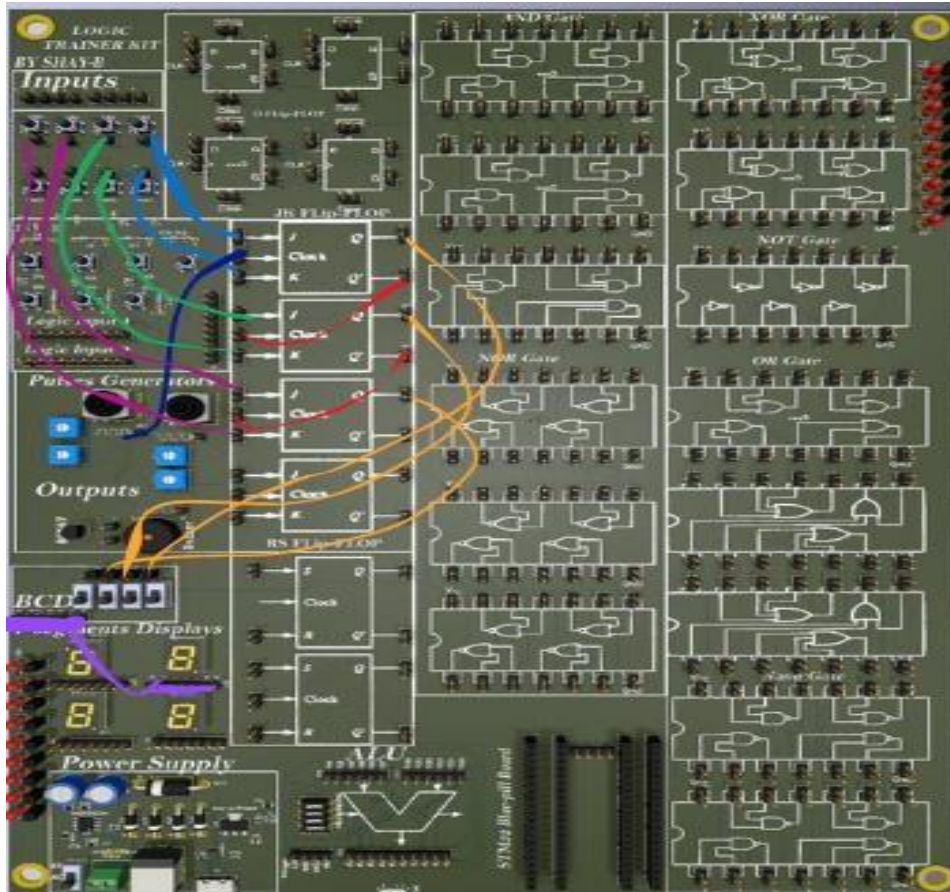


Figure 4.6: Câblage Pour Réaliser Un Compteur Binaire De 8 Bits

3.3 Registre à décalage :

3.3.1 Objectif

Mettre en œuvre un registre à décalage séquentiel en utilisant une cascade de bascules D, afin d'observer le déplacement des bits binaires à travers le registre à chaque impulsion d'horloge. Cette manipulation a pour but d'illustrer le fonctionnement séquentiel d'un registre dans les systèmes numériques.

3.3.2 Méthodologie

Le registre à décalage est réalisé en connectant plusieurs bascules D en série. Chaque bascule constitue une cellule mémoire capable de stocker un bit. L'ensemble est cadencé par une horloge commune fournie par le générateur d'impulsions de la maquette (*Pulse Generator*).

Le câblage est effectué comme suit :

- **Entrée des données** : la donnée binaire est introduite via les interrupteurs logiques situés dans la section *Logic Inputs*. Cette entrée est reliée à l'entrée **D** de la première bascule.

Manipulations Pratiques et Validation de la Maquette

- **Connexion des bascules** : la sortie **Q** de chaque bascule est reliée à l'entrée **D** de la suivante, formant ainsi une architecture de décalage série.
- **Horloge commune** : l'entrée **Clock** de toutes les bascules est reliée au générateur d'impulsions qui fournit les fronts d'horloge nécessaires pour synchroniser le transfert des bits.
- **Visualisation des résultats** : les sorties **Q** des bascules sont connectées aux LED du panneau de sortie pour visualiser en temps réel le contenu du registre.

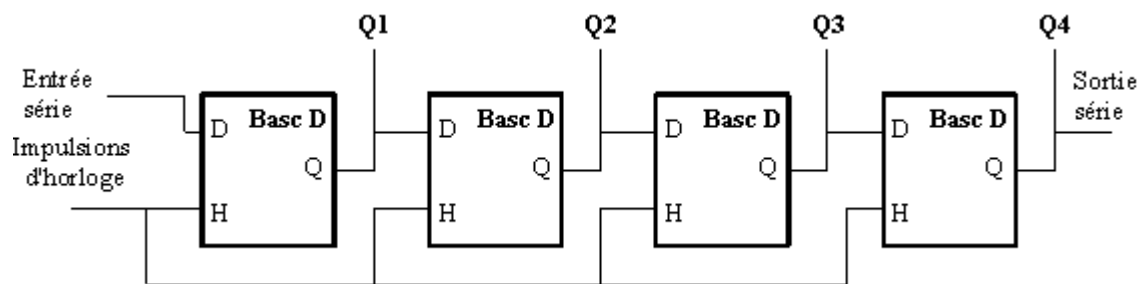


Figure 4.7 : Circuit D'un Registre A Décalage

3.3.3 Résultats attendus

À chaque front montant d'horloge, le bit présent à l'entrée est inséré dans la première bascule. Simultanément, les bits précédemment stockés sont décalés d'une position vers la droite.

- Si l'entrée est fixée à 1, après la première impulsion, la première LED s'allume.
- À la deuxième impulsion, la deuxième LED s'allume et la première s'éteint, indiquant le décalage du bit vers la droite.
- Après quatre impulsions, la quatrième LED est allumée tandis que les autres sont éteintes.

Ce type de circuit est utilisé dans les systèmes de communication série, les convertisseurs série-parallèle et les mémoires FIFO.

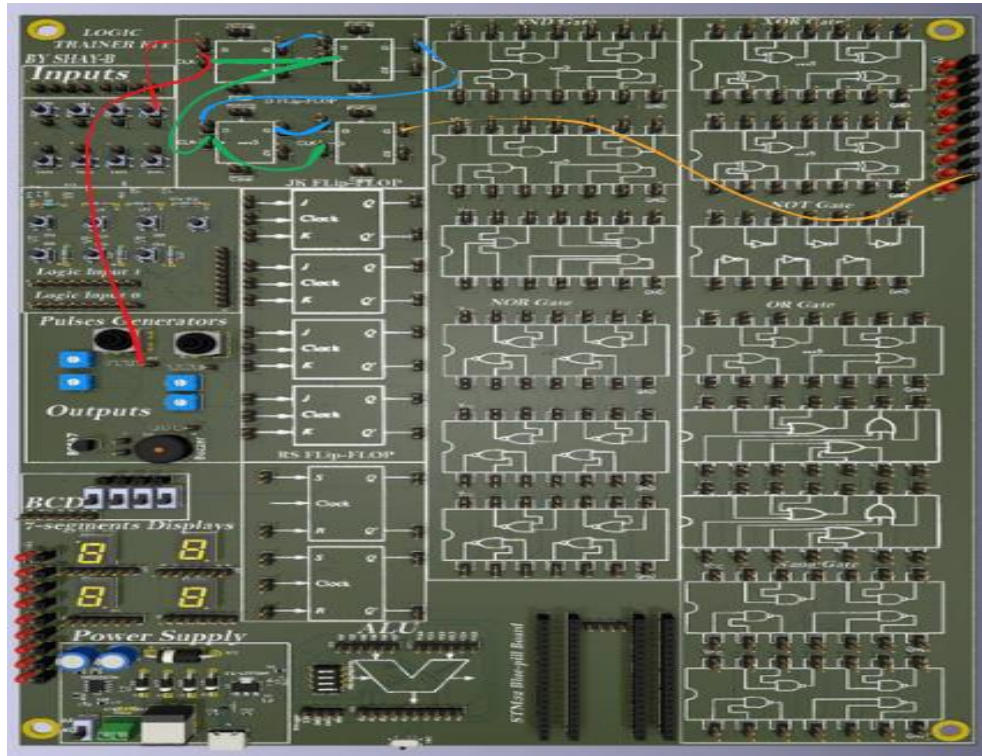


Figure 4.8 : Câblage Pour Réaliser Un Registre A Décalage

Conclusion

Les manipulations réalisées ont permis de valider efficacement les différentes fonctions de la maquette, qu'il s'agisse de circuits combinatoires, séquentiels ou de l'UAL. Les résultats obtenus confirment la conformité des comportements observés avec les attentes théoriques, assurant ainsi la fiabilité du prototype. Cette phase expérimentale démontre également la valeur pédagogique de la maquette, en facilitant l'apprentissage actif des concepts de l'électronique numérique.

Conclusion Générale

Conclusion Générale

Le présent travail s'inscrit dans le cadre de la mise en place d'une maquette pédagogique interactive destinée à l'enseignement de l'électronique numérique, et plus précisément des logiques combinatoires et séquentielles. Ce projet a permis de concevoir, développer et valider une solution didactique complète, intégrant des technologies modernes, dans le but de faciliter l'apprentissage par la pratique et la manipulation directe.

Dans le Chapitre I, nous avons défini les objectifs pédagogiques du projet ainsi que les besoins fonctionnels et techniques. L'accent a été mis sur la création d'une plateforme modulaire capable de prendre en charge une grande variété de circuits : portes logiques, bascules, compteurs, registres, opérations arithmétiques, etc.

Le Chapitre II s'est concentré sur la simulation des circuits et la validation matérielle. Des outils comme Proteus ont permis de tester le bon fonctionnement logique et séquentiel avant fabrication. Les tests pratiques ont confirmé la conformité de la carte aux exigences initiales.

Le Chapitre III a porté sur la conception matérielle du système, depuis l'élaboration du schéma électronique jusqu'au routage du circuit imprimé double face sur KiCad. La face supérieure a été réservée aux composants THT facilitant l'interaction utilisateur, tandis que la face inférieure intègre les composants SMD logiques, assurant une disposition optimisée. Le microcontrôleur STM32F405 y assure l'unité centrale de traitement.

Dans le Chapitre IV, nous avons détaillé les manipulations pédagogiques réalisables à l'aide de la maquette : circuits logiques simples, décodeurs, multiplexeurs, registres, UAL, ainsi que le pilotage d'entrées/sorties. Ces manipulations visent à offrir aux étudiants un environnement concret d'expérimentation pour visualiser le comportement réel des circuits numériques.

La maquette ainsi développée présente de nombreux avantages pédagogiques : interactivité, modularité, visualisation immédiate des résultats, et introduction progressive aux systèmes embarqués. Elle constitue un support innovant et reproductible pour les établissements de formation en électronique.

Néanmoins, certaines limites subsistent, notamment la dépendance à la programmation initiale du microcontrôleur et le besoin d'un encadrement pédagogique pour la prise en main. À l'avenir, l'ajout de fonctionnalités telles qu'un écran TFT, une interface Bluetooth, ou un logiciel PC de suivi en temps réel pourrait renforcer encore l'attractivité et les possibilités d'usage de la maquette.

En conclusion, ce projet contribue de manière significative à l'amélioration des pratiques pédagogiques en électronique. Il constitue une base solide pour des évolutions futures, aussi bien sur le

Conclusion Générale

plan technique que didactique, et s'inscrit pleinement dans une démarche de modernisation de l'apprentissage scientifique.

Bibliographies

Références Bibliographiques

Références Bibliographiques

- [1] J. Morris, Digital Electronics, 1^{er} éd., Routledge, Londres, p. 320, 2013.
- [2] T. L. Floyd, Digital Electronics – Principles and Applications, 10^e éd., Pearson, Londres, p. 816, 2014.
- [3] S. M. Metz, É. Vayre et C. Péliissier, « Scénario pédagogique pour la réalisation d’une maquette d’EPA par des étudiants de 1^{re} année de Licence : une aide à l’autorégulation de l’apprentissage ? », Sciences et Technologies de l’Information et de la Communication pour l’Éducation et la Formation, vol. 21, n° 1, pp. 391–418, 2014.
- [4] Revue générale de l’électricité, vol. 81, n° 11, Paris, 1972.
- [5] Lextronic, Lextronic – Distributeur de solutions électroniques, Aulnay-sous-Bois, France, [s. d.]. [En ligne]. Disponible : <https://www.lextronic.fr> (consulté : 20 févr. 2025).
- [6] F. Baillieu et O. Français, « Didacticiel multimédia : Électronique des microsystèmes, l’apport de la technique des capacités commutées », J3eA – Journal sur l’enseignement des sciences et technologies de l’information et des systèmes, vol. 2, art. 005, 2003. [En ligne]. Disponible : <https://www.j3ea.org/articles/j3ea/pdf/2003/01/j3ea2003005.pdf> (consulté : 20 févr. 2025).
- [7] E. Marshman, « Simulation-based learning in electronics education », Journal of Engineering Education, vol. 103, n° 4, pp. 621–644, 2014.
- [8] J. Valverde, J. Rodríguez-Andina et R. F. Vázquez, « Microcontroller-based educational platform for digital electronics and embedded systems », IEEE Transactions on Education, vol. 55, n° 4, pp. 530–538, 2012.
- [9] Dreamstime.com, Dreamstime – Photothèque en ligne et ressources graphiques, Brentwood (TN), États-Unis, depuis 2000. [En ligne]. Disponible : <https://fr.dreamstime.com> (consulté : 02 mars 2025).
- [10] Espressif Systems, ESP32 Series Datasheet, v4.9, mars 2025. [En ligne]. Disponible : https://www.espressif.com/sites/default/files/documentation/esp32_datasheet_en.pdf (consulté : 21 juil. 2025).
- [11] STMicroelectronics, STMicroelectronics – Site officiel. [En ligne]. Disponible : <https://www.st.com> (consulté : 13 mars 2025).
- [12] Microchip Technology Inc., Microchip – Site officiel. [En ligne]. Disponible : <https://www.microchip.com> (consulté : 13 mars 2025).
- [13] Labcenter Electronics Ltd., Proteus Design Suite – Official Website. [En ligne]. Disponible : <https://www.labcenter.com> (consulté : 13 mars 2025).
- [14] C. Burch, Logisim – Digital Logic Simulator. [En ligne]. Disponible : <https://www.cburch.com/logisim> (consulté : 13 mars 2025).

Références Bibliographiques

- [15] Analog Devices, LTspice Simulator – Circuit Simulation Tool. [En ligne]. Disponible : <https://www.analog.com/en/design-center/design-tools-and-calculators/ltspice-simulator.html> (consulté : 13 mars 2025).
- [16] National Instruments, Multisim – Circuit Simulation and Analysis. [En ligne]. Disponible : <https://www.ni.com/multisim/> (consulté : 13 mars 2025).
- [17] DidaLab, Kits et équipements pédagogiques en électronique, Élancourt, France. [En ligne]. Disponible : <https://www.didalab.fr> (consulté : 13 mars 2025).
- [18] Elettronica Veneta S.p.A., MCM8/EV – Sequential and combinational logic trainer. [En ligne]. Disponible : <https://www.elettronicaveneta.com/en/prodotto/mcm8-ev-sequential-and-combinational-logic/> (consulté : 21 mai 2025).
- [19] Tunisie Didact, Maquette Simulateur Logique – Fiche technique, Tunisie Didact, 2024. [En ligne]. Disponible : <https://www.tunisiedidact.com/fr/produit/maquette-simulateur-logique> (consulté : 21 mai 2025).
- [20] Mine Instruments Pvt. Ltd., MI D11 Shift Register Trainer – User Manual, 2021. [En ligne]. Disponible : <https://5.imimg.com/data5/SELLER/Doc/2021/9/KL/XU/QP/63404850/shift-register-trainer-mi-d11.pdf> (consulté : 21 mai 2025).
- [21] Altium Resources, Why Use Plated Through Hole Technology in PCB Design, mars 2017 (mis à jour août 2020). [En ligne]. Disponible : <https://resources.altium.com/p/why-use-through-hole-technology-in-pcb-design> (consulté : 21 mai 2025).
- [22] L P Community, What Is Through-Hole Technology (THT)? A Comprehensive Overview, juin 2025. [En ligne]. Disponible : <https://resources.l-p.com/glossary/what-is-tht-through-hole-technology> (consulté : 21 mai 2025).
- [23] Candor Industries, Surface Mount vs Through Hole, avril 2022. [En ligne]. Disponible : <https://www.candorind.com/what-is-through-hole-technology/> (consulté : 22 mai 2025).
- [24] Wikipédia, Surface-mount technology, mise à jour juin 2025. [En ligne]. Disponible : https://en.wikipedia.org/wiki/Surface-mount_technology (consulté : 22 mai 2025).
- [25] Wikipédia, Through-hole technology, mise à jour mai 2024. [En ligne]. Disponible : https://en.wikipedia.org/wiki/Through-hole_technology (consulté : 22 mai 2025).
- [26] RS Components France, Microcontrôleur STM32F103RCT6 – ARM Cortex-M3, 32 bits, 72 MHz, 256 Ko Flash, STMicroelectronics. [En ligne]. Disponible : <https://fr.rs-online.com/web/p/microcontrolleurs/7468239> (consulté : 25 juil. 2025).
- [27] Schéma de porte NAND TTL (source d'image). [En ligne]. Disponible : https://encrypted-tbn0.gstatic.com/images?q=tbn:ANd9GcTA6p9iws_K841O35eJk8w3g4ZuxhBVg4zlaiGq-P2fbpjcpwH9 (consulté : 23 mai 2025).

Références Bibliographiques

- [28] ETechnoG, CMOS Applications, Uses and Advantages, 21 décembre 2024. [En ligne]. Disponible : <https://www.etechnog.com/2022/06/cmos-applications-uses-and-advantages.html> (consulté : 24 mai 2025).
- [29] A. Aissawi, Réalisation et mise au point d'un système de brouillage GSM 900/1800 MHz, Mémoire de fin d'études, ISET COM, Tunisie, 2003. [En ligne]. Disponible : http://www.memoireonline.com/03/12/5504/m_Realisation-et-mise-au-point-d-un-systeme-de-brouillage-GSM-900-1800-MHz.html (consulté : 24 mai 2025).